



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

IB04/52162

REC'D 27 OCT 2004

WIPO PCT

Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03103906.8

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk

BEST AVAILABLE COPY



Anmeldung Nr:
Application no.: 03103906.8
Demande no:

Anmeldetag:
Date of filing: 22.10.03
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Intellectual Property & Standards
GmbH
Steindamm 94
20099 Hamburg
ALLEMAGNE
Koninklijke Philips Electronics N.V.
Groenewoudseweg 1
5621 BA Eindhoven
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se referer à la description.)

Verfahren und Vorrichtung zum Senden und Empfangen von Dateneinheiten über ein
Übertragungsmedium

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

G06F13/00

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL
PT RO SE SI SK TR LI

BESCHREIBUNG

Verfahren und Vorrichtung zum Senden und Empfangen von Dateneinheiten über ein Übertragungsmedium

Die vorliegende Erfindung bezieht sich auf ein Verfahren und eine Vorrichtung zum

5 Senden von Dateneinheiten über ein Übertragungsmedium und auf ein Verfahren und eine Vorrichtung zum Empfangen von Dateneinheiten über ein Übertragungsmedium und insbesondere auf Verfahren und Vorrichtungen zur Übertragung von großen Datenmengen zwischen verschiedenen elektronischen Elementen und hier insbesondere auf die Datenübertragung zwischen einer Graphiksteuerung und einer Flüssigkristallanzeige.

10

Bei modernen Elektronikanwendungen müssen große Mengen von Daten zwischen Bauelementen, zwischen gedruckten Schaltungsplatten (PCB = printed circuit board) und auch zwischen integrierten Schaltungen, welche ein gemeinsames Gehäuse aufweisen, übertragen werden. Das Ziel bei einer solchen Übertragung großer Daten-

15 mengen besteht darin, die Datenübertragungsrate zu maximieren, gleichzeitig elektromagnetische Wechselwirkungen (EMI = ElectroMagnetic Interference) zu reduzieren und wiederum gleichzeitig die Schnittstellenkosten zu reduzieren. Die Übertragungsgeschwindigkeit, die elektromagnetische Interferenz bzw. elektromagnetische Verträglichkeit und die Systemkosten sind bei solchen Anwendungen

20 Hauptaspekte.

Fig. 1 zeigt ein Blockdiagramm, welches die EMI-Einflüsse bei der Übertragung von Daten zwischen einem Sender 100 und einem Empfänger 102 zeigt. Bei dem Sender 100 handelt es sich beispielsweise um eine Anzeigesteuerung, und bei dem Empfänger

25 102 handelt es sich um die zugeordnete Anzeige. Über ein Übertragungsmedium 104 werden Daten von dem Sender 100 zu dem Empfänger 102 übertragen, beispielsweise binäre Daten, wie dies durch den Pfeil in Fig. 1 angedeutet ist. Bei dem Übertragungsmedium 104 handelt es sich um ein Übertragungsmedium mit einer Mehrzahl von benachbart angeordneten Übertragungsleitungen, wobei bei einer Übertragung von

großen Datenmengen bei gleichzeitigen Übergängen (Wechsel der Signalpegel, z.B. H → L oder L → H) der binären Signale eine Strahlung erzeugt wird, welche in benachbarten elektronischen Elementen zu elektromagnetischen Wechselwirkungen führen kann. Ebenso kann elektromagnetische Energie in die Übertragungsleitungen des

5 Übertragungsmediums 104 eingekoppelt werden und Störungen in dem Empfänger hervorrufen.

Heutzutage erhöht sich die zu übertragende Datenmenge rapide und höhere Datenraten werden stets gefordert. Insbesondere bei Daten für bewegte Bilder mit einer hohen

10 Auflösung ist es erforderlich, hohe Datenraten in Echtzeit handzuhaben, wobei nicht in allen Fällen Kompressionstechniken angewendet werden können. Die dadurch hervorgerufenen Verluste sind oft nicht akzeptabel oder entsprechende Dekompressionsaufwendungen können auf der Empfängerseite nicht bereitgestellt werden.

15 Mit zunehmender Signalbandbreite müssen auch zusätzlich Vorkehrungen im Hinblick auf elektromagnetische Wechselwirkungen (EMI) durchgeführt werden. Die Übertragung muss immun gegen elektromagnetische Strahlen aus der Umgebung sein, ferner muss die der Übertragung eigene Abstrahlung minimiert werden, um eine Störung anderer Systemkomponenten zu vermeiden. Bei Elektronikgeräten für den

20 Endverbraucher werden sehr strenge Standards angelegt, um eine elektromagnetische Kompatibilität zwischen den verschiedenen Geräten sicherzustellen, wobei diese Standards jedoch mit vertretbaren Kosten erreicht werden sollen. Als Beispiel seien Matrixanzeigegeräte, wie z. B. Flüssigkristallanzeigen (LCD = Liquid Crystal Display), betrachtet, bei denen eine zunehmende Bildschirmauflösung immer höhere Bandbreiten

25 hinsichtlich der zu übertragenden Daten erfordert, wobei die EMI-Anforderungen über die letzten Jahre immer strenger wurden. Eine Hochgeschwindigkeitsschnittstelle ist nicht nur zwischen der Graphiksteuerung im Computer und der Anzeigesteuerung im Bildschirmgerät erforderlich, sondern auch zwischen dem Anzeigesteuerungselement (Display Controller) und den einzelnen Spaltentreibern der Anzeigeanordnung (Display).

30 (Display).

Fig. 2 zeigt ein Beispiel einer Matrixanzeige mit einer Anzeigesteuerung 106 und einer externen Graphiksteuerung 108. Im Bereich links der gestrichelten Linie befindet sich schematisch gezeigt der Personalcomputer, in dem die Graphiksteuerung 108, beispielsweise in Form einer Graphikkarte, angeordnet ist. Rechts der gestrichelten Linie

- 5 befindet sich das Anzeigegerät, der Bildschirm, der die Anzeigesteuerung umfasst. Über eine erste Verbindung 110 überträgt die Graphiksteuerung 108 von dem Personalcomputer (PC) die erforderlichen Bilddaten an die Anzeigesteuerung und auch einen Bildschirm-Refresh-Befehl, zum Auffrischen des Bildschirms. Über eine Mehrzahl von Übertragungsleitungen 112₁ - 112_n werden von der Anzeigesteuerung 106 die entsprechenden Treibersignale an eine Mehrzahl von Spaltentreibern 114₁ - 114_n angelegt. Die Spaltentreiber treiben die einzelnen Spalten 116₁ - 116_n der Matrixanzeige 118. Bei der Matrixanzeige 118 handelt es sich beispielsweise um eine WUXGA (WUXGA = Wide-Ultra EXtended Graphics Adapter) mit einer Auflösung von 1.920 x 1.280 RGB-Pixel (R = Rot, G = Grün, B = Blau). Bei dem in Fig. 2 dargestellten
- 10 Beispiel erfordert eine Bildschirmauffrischung des WUXGA-Matrixanzeigeelements (1.920 x 1.280 Pixel) etwa 7 MBytes, die zu übertragen sind. Diese Aktualisierung tritt traditionell mit einer Frequenz von 60 Hz auf, was einer Nettodatenrate von etwa 422 MByte/Sekunde entspricht. Es sei darauf hingewiesen, dass dies noch nicht die Leertast-Phasen (Blank-Phasen) einschließt, die für einen ordnungsgemäßen Betrieb
- 15 einzufügen sind. Eine WUXGA-LCD mit acht Anzeigespaltentreibern wird somit etwa 500 Mbit/Sekunde (Spitzendatenrate) erfordern, die an jeden der Treiber 114₁ - 114_n zu übertragen sind.

Um die Hochgeschwindigkeitsanforderungen bei gleichzeitiger Beibehaltung der elektromagnetischen Kompatibilität zu erfüllen, sind im Stand der Technik verschiedene Signalübertragungs- oder Signalisierungstechniken bekannt. Ein Beispiel dieser bekannten Techniken ist die sogenannte differentielle Signalisierungstechnik (Differential Signaling). Fig. 3 zeigt eine bekannte Schaltung zur differentiellen Signalisierung sowie den Verlauf der dort verwendeten Signale.

In Fig. 3A ist die Schaltung zur differentiellen Signalisierung gezeigt, welche einen Sender 100 sowie einen Empfänger 102 umfasst. Der Sender 100 und der Empfänger 102 sind miteinander über ein Übertragungsmedium 104 bestehend aus vier Übertragungsleitungen 104₁ - 104₄ verbunden. Der Sender 100 umfasst einen ersten Eingang DATA zum Empfangen der zu übertragenden Daten über eine oder mehrere Datenleitungen, sowie einen zweiten Eingang CLK zum Empfangen des zu übertragenden Taktsignals. Im Empfänger 100 ist ein Datentreiber 120 sowie ein Takttreiber 122 angeordnet, die das Datensignal von dem Eingang DATA bzw. das Taktsignal von dem Eingang CLK empfangen. Der Datentreiber 120 stellt auf einer ersten senderinternen Leitung 120a das zu übertragende Datensignal einem Datenausgang 124a des Senders 100 bereit. Auf einer zweiten senderinternen Leitung 120b stellt der Datentreiber 120 die invertierte Form des anliegenden Datensignals einem invertierten Datenausgang 124b des Senders 100 bereit. Auf ähnliche Weise stellt der Takttreiber 122 auf einer ersten senderinternen Takteleitung 122a das anliegende Taktsignal an den Taktausgang 126a des Senders 100 bereit. Auf einer zweiten senderinternen Takteleitung 122b stellt der Takttreiber 122 eine invertierte Form des Taktsignals an den invertierten Takt ausgang 126b des Senders 100 bereit.

Der Empfänger 102 umfasst einen Datendifferenzverstärker 128 und einen Taktverstärker 130. Der Datendifferenzverstärker 128 gibt an einen Ausgang DATA' des Empfängers 102 das über das Übertragungsmedium 104 empfangene Datensignal aus. Auf ähnliche Weise gibt der Taktverstärker 130 an einen Ausgang CLK' des Empfängers 102 das über das Übertragungsmedium 104 empfangene Taktsignal aus. Zwischen die invertierten und nichtinvertierten Eingänge der Differenzverstärker 128 und 130 ist jeweils ein Abschlusswiderstand R geschaltet. Der Differenzverstärker 128 empfängt die Differenz der über das Übertragungsmedium übertragenen Signale DATA+ und DATA-. Störungen bei der Übertragung wirken sich auf DATA+ und DATA- in gleicher Weise aus und beeinflussen aufgrund des Differenzverstärkers den Empfänger nicht. Über einen Dateneingang 132a empfängt der Datendifferenzverstärker 128 an seinem nichtinvertierten Eingang das nichtinvertierte

Datensignal DATA+. Über einen invertierten Dateneingang 132b des Empfängers 102 empfängt der invertierte Eingang des Datendifferenzverstärkers 128 das invertierte Datensignal DATA- von dem Übertragungsmedium 104. Auf ähnliche Weise empfängt der nichtinvertierte Eingang des Taktdifferenzverstärkers 130 über einen Takteingang 134a des Empfängers 102 das nichtinvertierte Taktsignal CLK+ von dem Übertragungsmedium 104. Der invertierte Eingang des Taktdifferenzverstärkers 130 empfängt über einen invertierten Taktsignaleingang 134b des Empfängers 102 das invertierte Taktsignal CLK-.

5 10 Wie aus Fig. 3A zu entnehmen ist, führt die Übertragungsleitung 104₁ das invertierte Datensignal DATA-, die Übertragungsleitung 104₂ das nichtinvertierte Datensignal DATA+, die Übertragungsleitung 104₃ das invertierte Taktsignal CLK- und die Übertragungsleitung 104₄ das nichtinvertierte Taktsignal CLK+.

15 Wie durch die Angabe $I_{DATA+(t)}$ und $I_{DATA-(t)}$ in Fig. 3A angedeutet ist, werden bei der Übertragung der Daten zwischen dem Sender 100 und dem Empfänger 102 keine Spannungspegel, sondern Strompegel verwendet. Aufgrund der Übertragung der Datensignale und der invertierten Datensignale ergibt sich die Summe der Ströme auf den entsprechenden Datenleitungen 104₁ und 104₂ bzw. auf den entsprechenden Takteitungen 104₃ und 104₄ zu Null.

20

In Fig. 3B sind die Signalverläufe der an den Empfänger 100 angelegten Signale DATA und CLK sowie die über das Übertragungsmedium 104 übertragenen Signale CLK+, CLK-, DATA+, DATA- angezeigt.

25 Gemäß dem herkömmlichen Ansatz der differentiellen Signalisierungstechnik wird parallel zu dem Datensignal eine invertierte Version desselben übertragen. Wenn zwei Übertragungsleitungen oder Drähte sich in enger Nachbarschaft oder Nähe zueinander erstrecken, werden die Datenübergänge komplementär sein und die hierdurch hervorgerufenen Abstrahlungen werden sich gegenseitig kompensieren. Eine

30

elektromagnetische Strahlung oder EMI, die in die parallelen Übertragungsleitungen induziert wird, hat auf beide Leitungen den gleichen Einfluss. Durch Erfassen der Differenz mittels der Differenzverstärker 128, 130 anstelle des absoluten Pegels auf den einzelnen Leitungen wird eine große Rauschunempfindlichkeit erreicht.

- 5 Herkömmlicherweise werden, wie bereits erwähnt, die Daten mittels Strompegeln übertragen, anstelle von Spannungspegeln. Der Abschlusswiderstand R , der die Leitungsimpedanz an die Eingangsimpedanz des Empfängers 102 anpasst, verbindet jeweils zwei Leitungen, die Leitungen 104_1 und 104_2 bzw. die Leitungen 104_3 und 104_4 , auf der Empfängerseite 102. Dies eliminiert Reflexionen und ermöglicht eine höhere
- 10 Übertragungsrate aufgrund des Eingangswellenschaltens (Incident Wave Switching). Der Datentakt wird, wie erwähnt, mit einem zusätzlichen differentiellen Leitungspaar 104_3 und 104_4 übertragen. Durch Übertragen von Daten sowohl bei der negativen als auch bei der positiven Taktflanke wird die Taktfrequenz halbiert. Diese Technik, wie sie gerade anhand der Fig. 3 beschrieben wurde, findet beispielsweise bei der gut
- 15 bekannten RSDS-Schnittstelle Verwendung (RSDS = Reduced Swing Differential Signaling).

Die Frequenz des übertragenen Taktsignals kann ferner dadurch reduziert werden, dass nur eine geteilte Version bzw. ein Bruchteil des Datentaktes, z. B. ein Zehntel

- 20 desselben, übertragen wird. Dies erfordert jedoch eine Phasenwiedergewinnungs-PLL (PLL = Phase Locked Loop = Phasenregelschleife) auf der Empfängerseite. Diese Technik findet beispielsweise bei der LVDS-Schnittstelle Anwendung (LVDS = Low Voltage Differential Signaling).
- 25 Ein weiteres, im Stand der Technik bekanntes Verfahren ist die sogenannte „Daten-Strobe-Codierung“, wobei anhand der Fig. 4 ein Beispiel für eine Schaltung und die in dieser Schaltung vorliegenden Datensignale dargestellt sind.

Wie aus Fig. 4A zu erkennen ist, entspricht der dort gezeigte Datenübertragungs-

- 30 abschnitt dem anhand der Fig. 3A beschriebenen Abschnitt. Anders als in Fig. 3A ist bei dem in Fig. 4A beschriebenen Daten-Strobe-Ansatz der Takteingang CLK des

Empfängers 100 nicht direkt mit dem Eingang des Takttreibers 122 verbunden. Der Eingang des Takttreibers 122 ist mit einem Ausgang eines XOR-Gatters 138 verbunden, welches als Eingangssignale das Taktsignal von dem Eingang CLK und das Datensignal von dem Eingang DATA empfängt. Anders als bei dem in Fig. 3A gezeigten

- 5 Ausführungsbeispiel wird hier mittels des Takttreibers 122 nicht das Taktsignal selbst, sondern das Strobe-Signal in nichtinvertierter Form STRB+ und in invertierter Form STRB- über die Übertragungsleitungen 104₄ bzw. 104₃ an den Empfänger 103 übertragen. Anders als bei dem in Fig. 3A gezeigten Ausführungsbeispiel wird hier empfängerseitig der Ausgang des Takt- bzw. Strobe-Differenzverstärkers 130 mit einem 10 ersten Eingang eines XOR-Gatters 140 verbunden, welches an einem zweiten Eingang das Ausgangssignal des Datendifferenzverstärkers 128 empfängt und einen Ausgang aufweist, der mit dem Taktsignalausgang CLK' des Empfängers 102 verbunden ist.

In Fig. 4B sind die in der Schaltung in Fig. 4A laufenden Signale dargestellt.

- 15 Mit der anhand der Fig. 4 beschriebenen Vorgehensweise gemäß der „Daten-Strobe-Codierung“ wird die Anzahl der Signaländerungen (Übergänge) in einem solchen Übertragungsschema reduziert. Der Grundgedanke besteht darin, ein Strobe-Signal zu übertragen, das sich ändert, wenn sich das Datensignal nicht ändert. Somit ändert sich 20 entweder das Datensignal oder das Strobe-Signal mit jedem übertragenen Bit, jedoch zumindest eines derselben, wie dies aus Fig. 4B ersichtlich ist. Der Takt kann durch Anwenden einer XOR-Funktion zwischen dem Strobe-Signal und dem Datensignal wiedergewonnen werden. Der gut bekannte Firewire-Standard (IEEE 1394) verwendet diesen Ansatz. Gemäß der Daten-Strobe-Codierung, wie sie beispielsweise in der 25 Firewire-Anwendung von Apple Computers Inc. verwendet wird, werden die Daten mit einem Takt mit zwei Flanken (entsprechend der Hälfte des Bittaktes) über eine XOR-Verknüpfung verbunden, um ein Strobe-Signal zu erzeugen. In jedem Zyklus ändert sich entweder das Datensignal oder das Strobe-Signal, niemals beides. Durch eine XOR-Verknüpfung von Datensignal und Strobe-Signal kann der Takt gleich 30 wiedergewonnen werden, ohne dass eine Phasenregelschleife nötig wäre.

Zusätzlich fügen Ansätze, die eine serielle Bitübertragung verwenden, oftmals bekannte Bitübergänge in den Datenstrom ein, um so eine Taktwiedergewinnung zu ermöglichen. Vorübergehende Bitsequenzen werden in längere Bitsequenzen mit garantierten bzw. festgelegten Übergängen umcodiert. In diesem Verfahren ist keine explizite Takt-

5 übertragung erforderlich, da mittels einer Phasenregelschleife an der Empfängerseite der auf den Daten basierende Takt wiedergewonnen bzw. rekonstruiert werden kann. Dieser Ansatz ist bei Netzwerkanwendungen üblich.

Der Nachteil der gerade beschriebenen, herkömmlichen Übertragungstechniken besteht
10 darin, dass diese zwar gute EMI-Eigenschaften aufweisen, jedoch hohe Schnittstellen- bzw. Schaltungskosten mit sich bringen und eine beschränkte Datenübertragungsrate aufweisen.

Ausgehend von diesem Stand der Technik liegt der vorliegenden Erfindung die Aufgabe
15 zugrunde, ein verbessertes System zum Austausch von Daten über ein Übertragungsmedium mit einer Mehrzahl von benachbarten Übertragungsleitungen zu schaffen, welches es bei Beibehaltung einer guten EMI-Eigenschaft ermöglicht, die Schnittstellen- bzw. Schaltungskosten deutlich zu reduzieren und gleichzeitig eine Erhöhung der Datenrate zu ermöglichen.

20

Diese Aufgabe wird durch ein Verfahren gemäß Anspruch 1 und durch eine Vorrichtung gemäß Anspruch 6 gelöst.

Die vorliegende Erfindung schafft ein Verfahren zum Senden von Dateneinheiten über
25 ein Übertragungsmedium, das zumindest drei Übertragungsleitungen aufweist, mit folgenden Schritten:

(a) Bereitstellen einer Mehrzahl von Codes, wobei jeder Code eine Anzahl von Codeabschnitten aufweist, die der Anzahl der Übertragungsleitungen des Übertragungsmediums entspricht, wobei jeder Codeabschnitt eines Codes auf

30

einer zugeordneten Übertragungsleitung einen vorbestimmten Signalwert hat, und wobei die Summe der Signalwerte für jeden übertragenen Code im wesentlichen konstant ist;

5 (b) für jede zu übertragende Dateneinheit, Auswählen eines Codes aus der Mehrzahl der Codes; und

(c) Bereitstellen der ausgewählten Codes für eine Übertragung über das Übertragungsmedium.

10 Vorzugsweise werden die Dateneinheiten und die zu übertragenden Codes gemäß einem vorbestimmten Takt bereitgestellt, wobei im Schritt (b) bei jedem neuen Takt ein neuer Code ausgewählt wird, basierend auf dem vorhergehenden Code und der neuen Dateneinheit. Vorzugsweise ist der Code ein binärer Code, wobei jeder der Codes die gleiche

15 Anzahl von Codeabschnitten mit einem hohen logischen Pegel und von Codeabschnitten mit einem niedrigen logischen Pegel aufweist. Die Dateneinheit umfasst vorzugsweise ein Bit oder eine Mehrzahl von Bits, und ferner kann die Summe der Signalwerte so gewählt sein, dass diese im wesentlichen Null ist.

20 Die vorliegende Erfindung schafft ferner eine Vorrichtung zum Senden von Dateneinheiten über ein Übertragungsmedium, das zumindest drei benachbarte Übertragungsleitungen aufweist, mit einem Eingang zum Empfangen der Dateneinheiten; einem Speicher, in dem eine Mehrzahl von Codes gespeichert ist, wobei jeder Code eine Anzahl von Codeabschnitten aufweist, die der Anzahl der Übertragungsleitungen des

25 Übertragungsmediums entspricht, wobei jeder Codeabschnitt eines Codes auf einer zugeordneten Übertragungsleitung einen vorbestimmten Signalwert hat, und wobei die Summe der Signalwerte für jeden übertragenen Code im wesentlichen konstant ist; eine Auswahleinrichtung, die wirksam mit dem Eingang und dem Speicher verbunden ist, um für eine an dem Eingang empfangene Dateneinheit aus dem Speicher einen Code

30 auszuwählen und auszugeben; und einen Ausgang, der wirksam mit der Auswahleinrichtung verbunden ist, um den von derselben ausgegebenen Code für eine Übertragung über das Übertragungsmedium bereitzustellen.

Vorzugsweise umfasst die erfindungsgemäße Vorrichtung einen Takteingang zum Empfangen eines Takts, wobei bei jedem neuen Takt eine Dateneinheit an dem Eingang anliegt, und wobei die Auswahleinrichtung basierend auf dem vorhergehenden Code 5 und auf einer neuen Dateneinheit einen neuen Code für den neuen Takt auswählt und ausgibt.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung schafft dieselbe ein Verfahren zum Empfangen von Dateneinheiten von einem Übertragungsmedium, das 10 zumindest drei benachbarte Übertragungsleitungen aufweist, wobei die Dateneinheiten gemäß dem oben beschriebenen Verfahren zum Senden derselben übersandt wurden. Die übertragenen Codes werden empfangen, den entsprechenden Dateneinheiten zugeordnet, und die so erzeugten Dateneinheiten werden ausgegeben. Vorzugsweise umfasst das Verfahren ferner das Wiedergewinnen eines Taktsignals basierend auf den 15 Übergängen der über das Übertragungsmedium übertragenen Codes.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung wird eine Vorrichtung zum Empfangen von Dateneinheiten von einem Übertragungsmedium geschaffen, das zumindest drei benachbarte Übertragungsleitungen aufweist, wobei die Dateneinheiten 20 durch die oben beschriebene Vorrichtung gesendet werden. Die Vorrichtung umfasst einen Eingang zum Empfangen der Codes von dem Übertragungsmedium, eine Einrichtung zum Zuordnen der empfangenen Codes zu den entsprechenden Dateneinheiten und einen Ausgang zum Ausgeben derselben. Vorzugsweise kann eine Taktwiedergewinnungsschaltung zum Wiedergewinnen eines Taktsignals basierend auf 25 Übergängen der über das Übertragungsmedium übertragenen Codes vorgesehen sein.

Gemäß einem weiteren Aspekt schafft die vorliegenden Erfindung ein Verfahren zum Übertragen von Dateneinheiten über ein Übertragungsmedium mit zumindest drei benachbarten Übertragungsleitungen, wobei die Dateneinheiten gemäß den oben 30 beschriebenen Verfahren gesendet und empfangen werden.

Gemäß wiederum einem weiteren Aspekt schafft die vorliegenden Erfindung eine Vorrichtung zum Übertragen von Dateneinheiten, die die oben beschriebenen Vorrichtungen zum Senden bzw. zum Empfangen der Dateneinheiten umfasst, die mittels eines Übertragungsmediums mit zumindest drei benachbarten

5 Übertragungsleitungen miteinander verbunden sind.

Der vorliegende Erfindung liegt die Erkenntnis zugrunde, dass mittels der sogenannten Multi-Draht-Signalisierung (MWS = Multi Wire Signaling) ähnliche EMI-Eigenschaften erreicht werden können, wie sie mit einem Paar von parallelen Leitungen, die 10 auf eine differentielle Art und Weise getrieben sind, erhalten werden können, wobei der MWS-Ansatz drei oder mehr im wesentlichen benachbart angeordnete Leitungen benötigt. Die Erfinder haben festgestellt, dass, solange die Summe der Ströme in allen parallelen Leitungen über die Zeit konstant ist, die Abstrahlungen der einzelnen Leitungen einander kompensieren. Vorzugsweise kann die Summe der dynamischen 15 Ströme Null sein, um einen statischen Strom über der Masseverbindung zu vermeiden.

Der erfindungsgemäße Ansatz der Verwendung der MWS-Technik schafft vorzugsweise ein Verfahren, um binäre Daten über eine Vielzahl von Leitungen oder Drähten mit einer hohen Datenrate und einer niedrigen elektromagnetischen Interferenz (EMI) zu 20 übertragen. Erfindungsgemäß wird eine spezielle Codierungstechnik verwendet, um Signaländerungen auf den Übertragungsleitungen zu reduzieren und um die Datenänderungen zu koordinieren, um hierdurch die elektromagnetischen Emissionen zu reduzieren. Vorzugsweise kann mittels der erfindungsgemäßen Codierungstechnik eine Taktinformation in das übertragene Signal derart eingebaut werden, dass der Takt an der 25 Empfängerseite ohne die Verwendung einer Phasenregelschleife (PLL) wiedergewonnen werden kann. Dies ermöglicht die Verwendung einer einfachen Sender- und Empfängerschaltung sowie eine effiziente Verwendung der Übertragungskanalbandbreite, was zusammen zu kosteneffektiven Schnittstellenlösungen führt.

Verglichen mit herkömmlichen bzw. traditionellen binären differentiellen Schnittstellentechniken, mit oder ohne Daten-Strobe-Codierung, bietet der erfindungsgemäße MWS-Ansatz erhebliche Vorteile. Bei Beibehalten einer guten EMI-Eigenschaft werden gleichzeitig die Schnittstellen- bzw. Schaltungskosten reduziert und die Datenrate kann
5 erhöht werden.

Mit einem Drei-Draht-System kann die gleiche Menge von Daten pro Übertragungszyklus übertragen werden wie mit einem herkömmlichen differentiellen Daten/Takt- oder Daten/Strobe-Paar. Es lässt sich jedoch ein Draht und eine Abschirmung einsparen,
10 sofern die Anwendung auf Kabeln basiert. Die Übergangsrate und die maximale Signalfrequenz sind identisch zu dem Daten-Strobe-codierten System.

Bei einem Vier-Draht-System wird die gleiche Anzahl von Leitungen oder Drähten verwendet, wie sie beim differentiellen Signalisierungsansatz gemäß Fig. 3 und 4
15 verwendet wird, jedoch lässt sich pro Zyklus die doppelte Menge von Daten (2 Bit/Sekunde) übertragen. Überdies wird die mittlere Übergangsrate pro Bit unterhalb der des Daten-Strobe-codierten Systems reduziert. Bei kabelbasierten Anwendungen können alle vier Leitungen eine gemeinsame Abschirmung verwenden.

20 Der erfindungsgemäße MWS-Ansatz ist geeigneter für Schnittstellenanwendungen mit einer hohen Geschwindigkeit und niedriger EMI, verglichen zu herkömmlichen bzw. traditionellen Ansätzen, aufgrund der niedrigeren Kosten. Der einfach wieder-gewinnbare Takt und die Verfügbarkeit von zusätzlichen Steuerungssignalen (ESC = Escape-Sequenzen) in Systemen mit vier oder mehr Leitungen bzw. Drähten führt zu
25 weiteren Vorteilen bei vielen Anwendungen.

Bevorzugte Ausführungsbeispiele der vorliegenden Erfindung werden nachfolgend Bezug nehmend auf die beiliegenden Zeichnungen näher erläutert. Es zeigen:

Fig. 1 ein Blockdiagramm, das die EMI-Einflüsse bei der Übertragung von Daten zwischen einem Sender und einem Empfänger zeigt;

5 Fig. 2 ein Blockdiagramm einer Matrixanzeige mit Anzeigesteuerung und externer Graphiksteuerung;

Fig. 3A eine bekannte Schaltung zur differentiellen Signalisierung von Daten- und Taktsignalen;

10 Fig. 3B den Verlauf der in der Schaltung in Fig. 3A verwendeten Signale;

Fig. 4A eine bekannte Schaltung für eine Daten-Strobe-Codierung;

15 Fig. 4B den Verlauf der in der Schaltung in Fig. 4A verwendeten Signale;

Fig. 5 eine schematische Darstellung eines ersten Ausführungsbeispiels des erfindungsgemäßen Systems zur Übertragung von Daten gemäß der Multi-Draht-Signalisierung (MWS);

20 Fig. 6 eine Tabelle, die für verschiedene Anzahlen von Übertragungsleitungen angibt, wie viele binäre Codes mit einer bestimmten Anzahl von „1“ (0-hot, ..., 5-hot) existieren;

25 Fig. 7A die Verdrahtungstopologie gemäß der herkömmlichen differentiellen Signalisierung;

Fig. 7B die Verdrahtungstopologie gemäß der erfindungsgemäßen Multi-Draht-Signalisierung;

30 Fig. 8 ein Blockdiagramm, das die Codierung von Eingangsdaten durch Codeübergänge verdeutlicht;

Fig. 9 ein Zustandsdiagramm für eine Drei-Draht-Codeübergangssignalisierung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 10 ein Zustandsdiagramm für eine Vier-Draht-Codeübergangssignalisierung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung;

5 Fig. 11 ein Beispiel einer Drei-Draht-Schnittstelle gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 12 ein Blockdiagramm eines Datencodierers;

10 Fig. 13 eine Zustandsmaschine für einen Drei-Draht-Datencodierer;

Fig. 14 ein Blockdiagramm einer Taktwiedergewinnungsschaltung;

Fig. 15 ein Beispiel für einen Datendecodierer;

15 Fig. 16 ein Schaltungsbeispiel für eine Vier-Draht-Stromschleife; und

Fig. 17 ein Beispiel für einen Vier-Draht-Datencodierer.

20 Anhand der Fig. 5 - 17 werden nachfolgend bevorzugte Ausführungsbeispiele der vorliegenden Erfindung näher erläutert, wobei in den Figuren gezeigte Elemente mit gleicher oder ähnlicher Wirkung mit gleichen Bezugszeichen versehen sind.

Fig. 5 zeigt eine schematische Darstellung eines ersten Ausführungsbeispiels des erfindungsgemäßen Systems zur Übertragung von Daten gemäß einer Multi-Draht-Signalisierung. Das System umfasst einen Sender 200 und einen Empfänger 202, die über ein Übertragungsmedium 204 miteinander verbunden sind. Das Übertragungsmedium umfasst eine Mehrzahl von Übertragungsleitungen $204_1 - 204_k$.

30 Der Sender 200 empfängt an einem Eingang DATA das Datensignal, welches in einen Codierer 206 eingegeben wird. Basierend auf dem Datensignal am Eingang DATA erzeugt der Codierer 206 ein Codesignal SD, welches eine Mehrzahl von Codeabschnitten SD₀ - SD_k aufweist, wobei die Anzahl der Codeabschnitte der Anzahl der

Übertragungsleitungen 204_1 - 204_k entspricht. Über entsprechende Treiber 208_1 - 208_k werden die von dem Codierer 206 bereitgestellten Codeabschnitte bzw. deren Signalwerte den Ausgängen 210_1 - 210_k des Senders 200 bereitgestellt. Die Ausgänge 210_1 - 210_k des Senders 200 sind mit den entsprechenden Übertragungsleitungen 204_1 - 204_k verbunden.

5 Der Empfänger 202 umfasst eine Mehrzahl von Eingängen 212_1 - 212_k entsprechend der Anzahl der Übertragungsleitungen, wobei die Eingänge 212_1 - 212_k mit den entsprechenden Leitungen 204_1 - 204_k des Übertragungsmediums verbunden sind. Die an den Eingängen 212_1 - 212_k empfangenen Signalwerte der einzelnen Codeabschnitte SD0 bis SDk werden entsprechenden Treibern 214_1 - 214_k bereitgestellt,

10 10 die die empfangenen Signale wiederum an einen Decodierer 216 ausgeben, der, basierend auf den empfangenen Signalwerten bzw. Codesignalen das am Ausgang DATA' der Empfängerschaltung 202 anliegende Datenausgangssignal erzeugt.

Wie oben erwähnt, erkennt der erfindungsgemäße MWS-Ansatz, dass ähnliche EMI-
15 Eigenschaften, wie sie mit dem Paar von parallel getriebenen Leitungen in dem differentiellen Ansatz erreicht werden, auch mit drei oder mehr Leitungen erreichbar ist, solange die Summe der Ströme in allen parallelen Leitungen über die Zeit konstant ist. In diesem Fall kompensieren sich die Abstrahlungen der einzelnen Leitungen miteinander. Die Summe der dynamischen Ströme kann Null sein, um einen statischen
20 Strom über der Masseverbindung zu vermeiden.

Erfundungsgemäß wurde erkannt, dass das differentielle Prinzip auf eine Vielzahl von Drähten, die in enger räumlicher Beziehung zueinander angeordnet sind, erweitert werden kann. Über die einzelnen Leitungen 204_1 - 204_k des Übertragungsmediums 204
25 können alle Codes übertragen werden, die zu einer zeitlich konstanten Stromsumme führen. Dies kann unabhängig von den übertragenen Daten verwendet werden.

Bei einer binären Übertragung zeigt eine „0“ und eine „1“ unterschiedliche Ströme an, die auf der Übertragungsleitung fließen. Eine „1“ kann z. B. bedeuten, dass ein
30 bestimmter Strom von dem Empfänger zu dem Sender fließt, und eine „0“ bedeutet

dann, dass ein gleich großer Strom in die entgegengesetzte Richtung fließt. Andererseits kann eine „1“ auch bedeuten, dass ein bestimmter Strom fließt, und die „0“ bedeutet dann, dass der Strom Null ist. Wenn nur solche Codes übertragen werden, die eine konstante Anzahl von „1“ und „0“ (gleichstromausgeglichene Codes; DC-balanced) verwenden, wird die Summe der Ströme ebenfalls konstant werden. In Übergangsphasen wird der auf einer Leitung dann ansteigende Strom durch einen entsprechend abfallenden Strom in einer anderen Leitung kompensiert. Für eine gegebene Anzahl von Codebits, die parallel übertragen werden, existiert eine Anzahl von Codes mit nur einer binären „1“, mit zwei binären „1“ usw. Diese verschiedenen Mehr-Drahtcodes sind in der Tabelle in Fig. 7 gezeigt, wobei hier für eine Drahtzahl von 3, 4 und 5 jeweils die Gesamtanzahl der möglichen Codes als 8, 16 und 32 angegeben ist, wobei in den Spalten 0-hot bis 5-hot jeweils angegeben wird, wie viele Codes mit entsprechender Anzahl von „1“ existieren. Die Spalte 0-hot gibt beispielsweise die Anzahl der Codes an, bei denen gar keine „1“ enthalten ist, die Spalte 1-hot gibt für die verschiedenen Anzahlen von Drähten die Anzahl der Codes an, die nur eine „1“ enthalten usw. Es existieren stets so viele Codes mit einer festen Anzahl von „1“, wie es Codes mit der gleichen festen Anzahl von „0“ gibt, nachdem es sich hierbei um jeweils invertierte Versionen handelt. Mit einer zunehmenden Anzahl von verwendeten Drähten werden mehr gleichstromgemittelte Codes verfügbar, wie dies aus der Tabelle in Fig. 6 zu entnehmen ist. Vier Drähte ermöglichen z. B. sechs Codes mit einer gleichen Anzahl von „1“ und „0“.

Erfnungsgemäß findet das Umschalten zwischen den Codes mit derselben Anzahl von „1“ und „0“ statt, um dynamische Versorgungsströme zu vermeiden. Mehr Drähte ermöglichen mehr Codes mit einer festen Anzahl von „1“ und „0“. Es existieren stets so viele Codes mit einer festen Anzahl von „1“, wie Codes mit einer gleichen Anzahl von „0“ existieren.

Ähnlich wie bei der differentiellen Übertragung werden auch erfungsgemäß die Drähte in enger räumlicher Beziehung geführt. In einem Kabel teilen unmittelbare Nachbarn ein Schild. Auf einer gedruckten Schaltungsplatine sind die Leiterspuren des

MWS-Systems im wesentlichen parallel und nahe zueinander angeordnet. Fig. 7 zeigt die Verdrahtungstopologie gemäß einem herkömmlichen Ansatz und dem erfindungsgemäßen Ansatz. Wie in Fig. 7A gezeigt ist, sind hier die Datenleitungen DATA+ und DATA- sowie die Takteleitungen CLK+ und CLK- von jeweils getrennten Schildern 218 5 umgeben. Demgegenüber ermöglicht der erfindungsgemäße Ansatz, wie es in Fig. 7B gezeigt ist, die Anordnung der vier Übertragungsleitungen zur Übertragung der jeweiligen Codeabschnitte mit einer gemeinsamen Abschirmung 208, so dass sich die Multi-Draht-Bündel das gemeinsame Schild teilen. Die erfindungsgemäße Anordnung führt zu einer niedrigen Abstrahlung, da Übergänge von einem hohen Signalpegel auf 10 einen niedrigen Signalpegel und umgekehrt kompensiert werden. Die Drähte sind parallel und in enger räumlicher Nachbarschaft innerhalb eines Kabels oder auf einer gedruckten Schaltungsplatine angeordnet.

Gemäß einem ersten erfindungsgemäßen Ansatz können die verfügbaren Codes direkt 15 auf die Daten abgebildet werden. Pro Übertragungszyklus könnten somit $\log_2(\text{Anzahl der gleichstromausgeglichenen Codes})$ Informationsbits übertragen werden. Gemäß einem bevorzugten Ausführungsbeispiel wird jedoch die Abbildung der Daten auf Codeübergänge anstelle auf die Codes selbst bevorzugt, wodurch ein zusätzlicher Wert erhalten wird. Der nächste übertragene Code ist eine Funktion der Daten und des 20 vorhergehenden Codes, wie sich dies aus Fig. 8 ergibt, welche ein Blockdiagramm zeigt, das die Codierung von Eingangsdaten durch Codeübergänge verdeutlicht. Unabhängig von Datenänderungen und Datenwerten wird der Code geändert, was zusätzlich zu einer kontinuierlichen Taktinformation auf der Empfängerseite führt. Wie aus Fig. 8 zu entnehmen ist, können mit „i“ Codes „i-1“ Codeübergänge erkannt 25 werden. Wie erwähnt, treten Codeänderungen sogar ohne Datenänderungen auf und jede Codeänderung zeigt ein Taktereignis an, was wiederum dazu führt, dass die Takte signale auf einfache Art und Weise aus den codierten Daten wiedergewonnen werden können, ohne dass auf der Empfängerseite eine Phasenregelschleife oder eine sonstige aufwendige Wiedergewinnungsschaltungstechnik erforderlich wäre.

Nachfolgend werden einige Beispiele für die Mehr-Draht-Codeübergangssignalisierung gemäß der vorliegenden Erfindung erläutert.

In Fig. 9 ist ein Zustandsdiagramm für eine Drei-Draht-Codeübergangssignalisierung

5 gemäß einem Ausführungsbeispiel der vorliegenden Erfindung gezeigt. Als Ausgangspunkt sei beispielsweise der Zustand 110_2 angenommen. Liegt zur Übertragung ein Datenwert „0“ vor, so wird der Code 101_2 übertragen. Liegt ausgehend von dem Code 110_2 eine „1“ zur Übertragung vor, so wird der Code 011_2 übertragen. Ausgehend von dem Code 101_2 wird bei Vorliegen einer „1“ auf den Code 101_2 gewechselt, und bei

10 Vorliegen einer „0“ zur Übertragung auf den Code 011_2 . Ausgehend von dem Code 011_2 wird bei Vorliegen einer „1“ auf den Code 101_2 gewechselt, und bei Vorliegen einer „0“ als zu übertragende Dateneinheit auf den Code 110_2 . Bei dem in Fig. 9 gezeigten Ausführungsbeispiel existieren drei gleichstromausgeglichene Drei-Draht-Codes. Für jeden Code sind Übergänge nur zu den zwei anderen Codes möglich. Das in

15 Fig. 9 gezeigte Diagramm zeigt, welche Übergänge basierend auf den Datenwerten durchgeführt werden. Wenn $DATA = 0$ ist, geht der Code, wie zu erkennen ist, zum nächsten Code über. Wenn $DATA = 1$ gilt, geht der Code um zwei Codewerte voran, was gleichbedeutend mit einer Weiterführung des Codes in die umgekehrte Richtung ist. Jeder Codeübergang ändert zwei Bits. Mit zwei Übergängen kann zwar nur ein

20 Datenbit codiert werden, jedoch ist stets die erforderliche Taktinformation enthalten.

Wie aus Fig. 9 zu entnehmen ist, werden hier lediglich die Codes 110_2 , 101_2 oder 011_2 verwendet oder deren invertierte Versionen. Hier sind zwei Übergänge möglich, wobei ein Bit pro Takt übertragen wird. Eine „0“ führt den Code um 1 weiter und eine „1“

25 führt den Code um 2 weiter. Jeder Übergang ändert zwei Bits.

Fig. 10 zeigt ein Zustandsdiagramm für eine Vier-Draht-Codeübergangssignalisierung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung. Der Einfachheit halber sei anhand der Fig. 10 nur der Übergang von dem Anfangscode 0011_2

30 abhängig von verschiedenen Datenwerten beschrieben. Wie zu erkennen ist, geht der

Code 0011_2 bei Vorliegen einer „ 00_2 “ auf den Code 0101_2 über. Liegt als Datenwert eine „ 01_2 “ vor, geht der Code auf den Code 0110_2 über. Liegt ein Datenwert „ 10_2 “ an, wechselt der Code auf 1001_2 . Bei Vorliegen eines Datenwerts „ 11_2 “, wechselt der Code auf 1010_2 . Ein zusätzlicher Übergang steht zur Verfügung, um beispielsweise bei

- 5 Empfang einer Escape-Information (ESC-Information) zum Code 1100_2 zu wechseln.

Wie in Fig. 10 zu erkennen ist, existieren bei vier Drähten maximal sechs gleichstromausgeglichene Codes, indem Codes mit einer gleichen Anzahl von „ 0 “ und „ 1 “ ausgewählt werden (siehe auch die Tabelle in Fig. 6). Fünf Codeübergänge sind in

- 10 diesem Fall möglich, wie es anhand der Fig. 10 erläutert wurde. Zwei Informationsbits können den vier Übergängen zugeordnet werden. Der fünfte Übergang kann für Steuerungsfunktionen, z. B. zur Markierung des Beginns oder des Endes eines Datenblocks verwendet werden. Er kann ebenfalls verwendet werden, um „ 0 “-Daten zu codieren, um ein Taktsignal bereitzustellen, wenn keine Daten übertragen werden
- 15 sollen. Vier der möglichen Codeübergänge ändern zwei Bits und ein Übergang ändert alle vier Bits, so dass im Mittel 2,4 Bits des Codes verändert werden.

Fig. 11 zeigt ein Beispiel für eine Drei-Draht-Schnittstelle gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Die in Fig. 11 gezeigte Struktur umfasst einen aktiven Abschluss, eine einfache Treiberstruktur, sowie einen Gleichstrom über Masse (GND).

Wie in Fig. 11 zu erkennen ist, umfasst der Sender 200 drei Schaltern 220_0 - 220_2 in der Form von Feldeffekttransistoren. An den Gateanschlüssen G der Feldeffekttransistoren 220_0 - 220_2 liegen die Codeabschnitte SD0, SD1 bzw. SD2 an. Die Drainanschlüsse D der jeweiligen Feldeffekttransistoren sind mit Masse (GND) verschaltet und die Sourceanschlüsse S der jeweiligen Feldeffekttransistoren sind mit den Ausgängen 210_1 - 210_3 des Senders 200 verbunden. Abhängig von dem Signalwert des Codeabschnitts SD0, SD1 bzw. SD2 wird der jeweils zugeordnete Ausgang 210_1 - 210_3 auf dem dort vorherrschenden Potential belassen oder auf Masse durchgeschaltet.

Der Empfänger 202 umfasst drei Eingänge 212_1 - 212_3 , wobei die entsprechenden Eingänge des Empfängers 202 und die entsprechenden Ausgänge des Senders 200 über die Übertragungsleitungen 204_1 - 204_3 des Übertragungsmediums 204 auf die in Fig. 11 gezeigte Art und Weise miteinander verbunden sind. Die Eingänge 212_1 - 212_3 sind

- 5 jeweils mit den Eingängen der Verstärker 222_0 - 222_2 sowie mit den Drainanschlüssen D der als MOS-Dioden verschalteten Feldeffekttransistoren 224_0 - 224_2 verbunden. Die Ausgänge der Verstärker 222_0 - 222_2 geben die empfangenen Signalwerte der Codeabschnitte $SD0'$ - $SD2'$ aus. Ferner ist eine Versorgungsleitung VDD im Empfänger 202 vorgesehen, die zum einen die Verstärker 222_0 - 222_2 mit der erforderlichen
- 10 Versorgungsspannung beaufschlagt und ferner mit einer Stromquelle I_{drv} verbunden ist, die wiederum mit den Gate- und Sourceanschlüssen der Feldeffekttransistoren 224_0 - 224_2 verbunden ist.

Fig. 11 zeigt eine mögliche Treiber- und Empfängerschaltung für ein Drei-Draht-Übertragungssystem. Die Leitungen sind durch die Feldeffekttransistoren 224_0 - 224_2 aktiv abgeschlossen und ferner ist die Stromquelle I_{drv} auf der Empfängerseite 202 vorgesehen. Der Sender 200 sendet den Code durch Ziehen einer der Leitungen 204_1 - 204_3 auf Masse (siehe auch das Zustandsdiagramm in Fig. 9, gemäß dem jeder Code nur eine Null hat). Die Codeübergänge verschieben den Strom von Leitung zu Leitung.

20

Fig. 12 zeigt ein Beispiel eines Blockdiagramms eines Datencodierers, wie er erfindungsgemäß zum Einsatz kommt. Der Datencodierer (Fig. 12) umfasst eine CodeÜbergang-Tabelle I 226, einen Multiplexer 228 sowie ein Ausgaberegister 230. Die Tabelle 226 empfängt neben dem Datensignal DATA (k Bits, $k=1,2,3,\dots$), welches ein

- 25 Bit oder eine Mehrzahl von Bits aufweisen kann, ein Escape-Eingangssignal ESC. Ein Validierungssignal VAL wird als Auswahlsignal an den Multiplexer 228 angelegt, und das Taktsignal CLK betätigt das Ausgaberegister 230. Wie zu erkennen ist, empfängt die Codetabelle 226 ferner das am Ausgang des Codierers anliegende Codesignal SD (n Bits, $k=3,4,5,\dots$) und erzeugt basierend auf dem anliegenden Datensignal und dem
- 30 anliegenden Escape-Signal an dem Ausgang einen neuen Code $SD_{nächster}$, der bei einem

gültigen Vorgang durch einen entsprechenden Wert des Signals VAL mittels des Multiplexers 228 ausgewählt und über das Register 230 ausgegeben wird. Der nächste Codewert ist somit eine Funktion des Validierungssignals VAL, des Datensignals DATA, des Escape-Signals ESC sowie des vorhergehenden Codes SD.

5

Für den Fall, dass keine gültigen Daten vorliegen, geht das Signal VAL auf einen niedrigen logischen Pegel von „0“ und unterbindet eine Codefortschreitung bzw. Codeänderung, indem durch entsprechende Ansteuerung des Multiplexers 228 der am Ausgang anliegende Codewert SD als nächster Codewert $SD_{\text{nächster}}$ ausgewählt wird. Bei 10 der in Fig. 12 gezeigten Anordnung handelt es sich um eine allgemeine Übergangscodierungsmaschine. Wie erwähnt, ist der nächste Code eine Funktion des vorhergehenden Codes, der Dateneingabe sowie der ESC-Eingabe und des Validierungssignals VAL. Das Validierungssignal hält Codefortschreitungen an, wenn keine neuen Daten bereitgestellt sind. Wenn die Daten ungültig sind, wird kein Takt an der Empfängerseite 15 angetroffen. Das ESC-Signal trägt grundsätzlich auch Eingangsdaten, ermöglicht jedoch die Verwendung des redundanten Codeübergangs, die für vier oder mehr Codebits verfügbar wird.

Für den Fall eines Drei-Draht-Systems kann die Übergangscodierung mittels des anhand 20 der Fig. 13 gezeigten Zustandsdiagramms für einen Drei-Draht-Datencodierer durchgeführt werden. Es wird hier eine sogenannte More-Zustandsmaschine verwendet, und eine 2-hot-Codierung wird verwendet. Die Übergänge entsprechen denjenigen, die bereits anhand der Fig. 9 beschrieben wurden, wobei hier jedoch zusätzlich das 25 Validierungsinformationssignal VAL mit einbezogen wird, welches für entsprechende Übergänge stets den Wert von „1“ hat.

Fig. 14 zeigt ein Beispiel für eine Taktwiedergewinnungsschaltung, um empfängerseitig aus den empfangenen Codeabschnittswerten SD_0' - SD_n' das Taktsignal wiederzugeben. Die Schaltung umfasst eine Mehrzahl von UND-Gattern 232_0 - 232_n , wobei 30 die UND-Gatter an einem ersten Eingang jeweils das invertierte Signal des

entsprechenden Codeabschnitts empfangen und über einen zweiten Eingang das mittels einer entsprechenden Verzögerungsleitung $234_0 - 234_n$ um einen vorbestimmten Zeitabschnitt verzögerte Signal von dem Codeabschnitteingang empfangen. Die Ausgänge der UND-Gatter $232_0 - 232_n$ werden mittels eines ODER-Gatters logisch verknüpft, und der Ausgang des ODER-Gatters 236 entspricht dem Takt signal CLK'.

Wie erwähnt, wird die Taktwiedergewinnung durch die in Fig. 14 gezeigte Schaltung durchgeführt, die die Tatsache ausnutzt, dass immer zumindest ein Übergang von einer „0“ auf eine „1“ zwischen gleichstromgemittelten Codes stattfindet, unabhängig von der Anzahl der verwendeten Drähte bzw. Leitungen. Unter Verwendung eines

5 Verzögerungselements $234_0 - 234_n$ (z. B. einer Inverterkette) wird ein kurzer Puls des Übergangs erzeugt. Verschiedene „0“-zu-„1“-Übergänge in dem Code treten zum selben Zeitpunkt auf und werden mittels der ODER-Verknüpfung zu einem gemeinsamen Puls verknüpft. Der Tastzyklus des wiedergewonnenen Takts hängt von dem Übertragungstastzyklus und der Länge des Verzögerungselements ab. Bei vielen

10 Systemen werden verschiedene Übertragungstaktzyklen verbraucht, um ein vollständiges Wort (z. B. 16 Bits) zu übertragen. Üblicherweise wird nur dieser Worttakt für die weitere Verarbeitung benötigt. Nachdem es sich hierbei um eine geteilte Version des Übertragungstaktes handelt, kann dessen Tastzyklus auf einfache Art und Weise gesteuert werden.

15

20 Fig. 15 zeigt ein Beispiel für einen Datendecodierer auf der Empfängerseite, um aus dem empfangenen Codewort SD' den Takt CLK', das übertragene DATA', ein ESC-Informationssignal ESC' und gegebenenfalls ein Fehlersignal zu erzeugen. Die Anordnung umfasste eine Code-Übergang-Tabelle II 238, die über ein Eingangsregister

25 240 den vorhergehenden Code SD'_alt und direkt von dem Eingang SD' den aktuellen Code empfängt. Aus dem empfangenen Code SD' wird ferner mittels der Taktwiedergewinnungsschaltung 242 das Takt signal CLK' wiedergewonnen, auf die anhand der Fig. 14 beschriebene Art und Weise, und zum Auslösen des Eingangsregisters 240 sowie zum Auslösen eines Ausgangsregisters 242 herangezogen. Basierend auf den

30 bereitgestellten Informationen erzeugt die Code-Übergang-Tabelle II 238 die Signale

DATA', ESC' und FEHLER, die unter Steuerung des wiedergewonnenen Taktsignals CLK' durch den Ausgabepuffer 242 ausgegeben werden. Mittels der in Fig. 15 gezeigten Anordnung werden die ursprünglichen Daten durch Vergleichen des ankommenden Codes mit einem vorhergehenden Code decodiert, wobei die Code-

5 Übergang-Tabelle II 238 vorgesehen ist, um die Daten für jede mögliche Kombination nachzusehen. Übergänge von und zu unverwendeten Symbolen, die kein Bestandteil des Codes sind, können als ein Fehler berichtet werden.

Es sei darauf hingewiesen, dass die Codeübergangstabelle sich von derjenigen

10 unterscheidet, die für den Codierer gemäß Fig. 12 verwendet wird. Die Verarbeitung der Informationen auf der Empfängerseite kann verschiedene Pipelinestufen einschließen. Nachdem kein Takt für ungültige Daten wiedergewonnen wird, können Informationen, die vorab übertragen wurden, in der Empfängerpipeline hängen bleiben. Um diese Informationen durch die Pipelines zu schieben bzw. propagieren zu lassen, werden
15 Dummy-Daten durch den Sender eingefügt, z. B. unter Verwendung des ESC-Signals.

Fig. 16 zeigt ein Schaltungsbeispiel gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung für eine Vier-Draht-Stromschleife. Bei diesem

Ausführungsbeispiel umfasst der Sender 200 vier Schalter S₀ - S₁, welche abhängig von
20 den Signalwerten der Codeabschnitte SD0 - SD3 gesteuert werden. Die Schalter SO0 - SO3 sind vorgesehen, um die mit diesen verbundenen Übertragungsleitungen 204₀ - 204₃ des Übertragungsmediums 204 auf ein Massepotential GND zu treiben, oder auf einen Strompegel, wie er durch die Stromquellen I_{drv} im Sender 200 bereitgestellt wird.

25 Der Empfänger 202 umfasst eine Mehrzahl von Verstärkern A₀ - A₃, welche die Signalwerte der einzelnen Codeabschnitte SD0' - SD3' ausgeben. Die Leitungen 204₀ - 204₃ sind mit entsprechenden nichtinvertierten Eingängen der Verstärker A₀ - A₃ verbunden und zusätzlich jeweils über einen Abschlusswiderstand R mit den invertierten Eingängen der Verstärker A₀ - A₃. Mit den vier in Fig. 16 gezeigten
30 Übertragungsleitungen bzw. Drähten 204₀ - 204₃ kann das Prinzip der Stromschleifen-

signalisierung erweitert werden, unter Verwendung des MWS-Codierungsschemas. Die in Fig. 16 gezeigte Schaltung zeigt die Prinzipien eines Vier-Draht-Systems mit Sender 200 und Empfänger 202. Auf zwei Leitungen fließt ein konstanter Strom von dem Sender 200 zu dem Empfänger 202, und die anderen zwei Leitungen sind auf Masse

- 5 geschaltet und stellen den Rücklaufweg dar. Das passive Abschlusswiderstandsnetzwerk R erzeugt einen gemeinsamen Bezugspegel an seinem Sternpunkt. Durch Erfassen eines Spannungsabfalls über die einzelnen Widerstände können die binären Signalpegel bestimmt werden. Die Spannungspegel am Empfängereingang sind unterhalb des Referenzpegels für die Leitungen, die auf Masse gezogen sind. Der Spannungspegel
- 10 wird oberhalb des Pegels des Sternpunktes für die Leitungen sein, die mit einem konstanten Strom versorgt sind. Der aufsummierte Strom aller vier Leitungen ist konstant Null, unabhängig davon, welcher Code übertragen wird.

Fig. 17 zeigt ein Beispiel für einen Vier-Draht-Datencodierer, gemäß dem basierend auf

- 15 den anliegenden Daten, dem vorhergehenden Code, einem Validierungssignal und einem ESC-Signal ein nächster Code ausgewählt wird. Die Codiermaschine gemäß Fig. 17 wird für die Vier-Draht-Codierung verwendet. Sie enthält eine Codeübergangstabelle für zwei Bit Dateneingabe plus ein ESC-Signal. In einer echten Schaltung ist die Tabelle eine sehr kompakte kombinatorische Logikschaltung. Die Taktwiedergewinnung und
- 20 Datendecodierung auf der Empfängerseite wird unter Verwendung der anhand der Fig. 14 und 15 beschriebenen Schaltungen durchgeführt. Die Codeübergangstabelle in dem Datendecodierer muss derjenigen in dem Codierer entsprechen, bezüglich der vorgesehenen Codereihenfolge.

- 25 Aus der nachfolgenden Tabelle ergeben sich die Vorteile der erfindungsgemäßen Verfahren und Vorrichtungen gegenüber herkömmlichen Ansätzen, die oben anhand der Fig. 1 - 4 beschrieben wurden.

	Differenz-Signalisierung	Daten-Strobe-Signalisierung	Mehr-draht-3	Mehr-draht-4
Gesamtzahl der Signaldrähte	4	4	3	4
Anzahl der Abschirmungen	2	2	1	1
Bit pro Zyklus	1	1	1	2
maximal Übergänge pro Zyklus	6	2	2	4
durchschnittliche Übergänge pro Zyklus	5	2	2	2,4
durchschnittliche Übergänge pro Bit	5	2	2	1,2
maximale Signalfrequenz	$1/t_{\text{Zyklus}}$	$0,5^* / t_{\text{Zyklus}}$	$0,5^* / t_{\text{Zyklus}}$	$0,5^* / t_{\text{Zyklus}}$
ESC-Code	NEIN	NEIN	NEIN	JA
Taktwiedergewinnungs-Phasenregelschleife	NEIN	NEIN	NEIN	NEIN

Obwohl oben bevorzugte Ausführungsbeispiele der vorliegenden Erfindung basierend auf binären Codes näher erläutert wurden, ist es für den Fachmann verständlich, dass die

5 vorliegende Erfindung nicht auf diese spezielle Codeart beschränkt ist. Vielmehr können beliebige Codes ausgewählt werden, sofern es sichergestellt ist, dass die durch die einzelnen Codeabschnitte auf den entsprechenden benachbarten Leitungen existierenden Signalwerte in der Summe konstant sind.

PATENTANSPRÜCHE

1. Verfahren zum Senden von Dateneinheiten (DATA) über ein Übertragungsmedium (204), das zumindest drei benachbarte Übertragungsleitungen (204₁ - 204_k) aufweist, mit folgenden Schritten:

5 (a) Bereitstellen einer Mehrzahl von Codes (SD), wobei jeder Code (SD) eine Anzahl von Codeabschnitten (SD₀ - SD_k) aufweist, die der Anzahl der Übertragungsleitungen (204₁ - 204_k) des Übertragungsmediums entspricht, wobei jeder Codeabschnitt (SD₀ - SD_k) eines Codes (SD) auf einer zugeordneten Übertragungsleitung (204₁ - 204_k) einen vorbestimmten Signalwert hat, und wobei die Summe der Signalwerte für jeden übertragenen Code (SD) im wesentlichen konstant ist;

10 (b) für jede zu übertragende Dateneinheit (DATA), Auswählen eines Codes (SD) aus der Mehrzahl der Codes; und

15 (c) Bereitstellen des ausgewählten Codes (SD) für eine Übertragung über das Übertragungsmedium (204).

20 2. Verfahren nach Anspruch 1, bei dem die Dateneinheiten (DATA) und die zu übertragenden Codes (SD) gemäß einem vorbestimmten Takt (CLK) bereitgestellt werden, wobei im Schritt (b) bei jedem neuen Takt (CLK) ein neuer Code (SD_{nächster}) ausgewählt wird, basierend auf dem vorhergehenden Code (SD_{letzter}) und der neuen Dateneinheit (DATA).

25 3. Verfahren nach Anspruch 1 oder 2, bei dem der Code (SD) ein binärer Code ist, wobei jeder der Codes (SD) die gleiche Anzahl von Codeabschnitten mit einem hohen logischen Pegel und von Codeabschnitten mit einem niedrigen logischen Pegel aufweist.

4. Verfahren nach Anspruch 3, bei dem eine Dateneinheit (DATA) ein Bit oder eine Mehrzahl von Bits umfasst.
5. Verfahren nach einem der Ansprüche 1 bis 4, bei dem die Summe der Signalwerte im wesentlichen Null ist.
6. Vorrichtung zum Senden von Dateneinheiten (DATA) über ein Übertragungsmedium (204), das zumindest drei benachbarte Übertragungsleitungen ($204_1 - 204_k$) aufweist,
 - 10 mit
 - einem Eingang zum Empfangen der Dateneinheiten (DATA);
 - einem Speicher (226), in dem eine Mehrzahl von Codes (SD) gespeichert ist, wobei jeder Code (SD) eine Anzahl von Codeabschnitten ($SD_0 - SD_k$) aufweist, die der Anzahl der Übertragungsleitungen ($204_1 - 204_k$) des Übertragungsmediums entspricht, wobei jeder Codeabschnitt eines Codes auf einer zugeordneten Übertragungsleitung einen vorbestimmten Signalwert hat, und wobei die Summe der Signalwerte für jeden übertragenen Code (SD) im wesentlichen konstant ist;
 - eine Auswahleinrichtung, die wirksam mit dem Eingang und dem Speicher verbunden ist, um für eine an dem Eingang empfangene Dateneinheit (DATA) aus dem Speicher (226) einen Code auszuwählen und auszugeben; und
 - einen Ausgang, der wirksam mit der Auswahleinrichtung verbunden ist, um den von derselben ausgegebenen Code (SD) für eine Übertragung über das Übertragungsmedium (204) bereitzustellen.
 - 15
 - 20
 - 25 7. Vorrichtung nach Anspruch 6 mit einem Takteingang (CLK) zum Empfangen eines Takts, wobei bei jedem neuen Takt eine Dateneinheit an dem Eingang anliegt, und wobei die Auswahleinrichtung basierend auf dem vorhergehenden Code (SD_{letzter}) und auf einer neuen Dateneinheit einen neuen Code ($SD_{\text{nächster}}$) für den neuen Takt auswählt und ausgibt.

8. Verfahren zum Empfangen von Dateneinheiten über ein Übertragungsmedium (204), das zumindest drei benachbarte Übertragungsleitungen (204_1 - 204_k) aufweist, wobei die Dateneinheiten gemäß einem Verfahren nach einem der Ansprüche 1 bis 5 gesendet werden, mit folgenden Schritten:

- 5 (a) Empfangen der auf dem Übertragungsmedium (204) übertragenen Codes (SD);
 (b) Zuordnen der empfangenen Codes zu den entsprechenden Dateneinheiten; und
 (c) Ausgeben der Dateneinheiten.

10

9. Verfahren nach Anspruch 8 mit folgendem Schritt:

- Wiedergewinnen eines Taktsignals basierend auf Übergängen der über das Übertragungsmedium (204) übertragenen Codes (SD).

15 10. Vorrichtung zum Empfangen von Dateneinheiten von einem Übertragungsmedium (204), das zumindest drei benachbarte Übertragungsleitungen (204_1 - 204_k) aufweist, wobei die Dateneinheiten durch eine Vorrichtung gemäß Anspruch 6 oder 7 gesendet werden, mit

- einem Eingang zum Empfangen der Codes von dem Übertragungsmedium (204);
20 - einer Einrichtung zum Zuordnen der empfangenen Codes zu den entsprechenden Dateneinheiten; und
 - einem Ausgang zum Ausgeben der Dateneinheiten.

25 11. Vorrichtung gemäß Anspruch 10 mit einer Taktwiedergewinnungsschaltung (242) zum Wiedergewinnen eines Taktsignals basierend auf Übergängen der über das Übertragungsmedium (204) übertragenen Codes (SD).

12. Verfahren zum Übertragen von Dateneinheiten über ein Übertragungsmedium (204) mit zumindest drei benachbarten Übertragungsleitungen (204₁ - 204_k) mit folgenden Schritten:

- Senden der Dateneinheiten gemäß einem Verfahren nach einem der Ansprüche 1 bis 5; und
- Empfangen der Dateneinheiten gemäß einem Verfahren nach Anspruch 8 oder 9.

13. Vorrichtung zum Übertragen von Dateneinheiten, mit

- einer Vorrichtungen zum Senden von Dateneinheiten gemäß Anspruch 6 oder 7;
- 10 einem Übertragungsmedium (204), das wirksam mit der Vorrichtung zum Senden verbunden ist und zumindest drei benachbarten Übertragungsleitungen (204₁ - 204_k) aufweist; und
- einer mit dem Übertragungsmedium (204) wirksam verbundenen Vorrichtung zum Empfangen von Dateneinheiten gemäß Anspruch 10 oder 11.

ZUSAMMENFASSUNG

Verfahren und Vorrichtung zum Senden und Empfangen von Dateneinheiten über ein Übertragungsmedium

Bei einem Verfahren und einer Vorrichtung zum Senden von Dateneinheiten über ein

5 Übertragungsmedium, das zumindest drei benachbarte Übertragungsleitungen aufweist, wird zunächst eine Mehrzahl von Codes bereitgestellt. Jeder Code hat eine Anzahl von Codeabschnitten, die der Anzahl der Übertragungsleitungen des Übertragungsmediums entspricht. Jeder Codeabschnitt hat auf einer zugeordneten Übertragungsleitung einen vorbestimmten Signalwert, wobei die Summe der Signalwerte für jeden übertragenen

10 Code im wesentlichen konstant ist. Für jede zu übertragende Dateneinheit wird ein Code aus der Mehrzahl der Codes ausgewählt, und der ausgewählte Code wird für eine Übertragung über das Übertragungsmedium bereitgestellt. Die Dateneinheiten und die zu übertragenden Codes können gemäß einem vorbestimmten Takt bereitgestellt werden, wobei bei jedem neuen Takt ein neuer Code ausgewählt wird, basierend auf

15 dem vorhergehenden Code und der neuen Dateneinheit.

Fig. 5

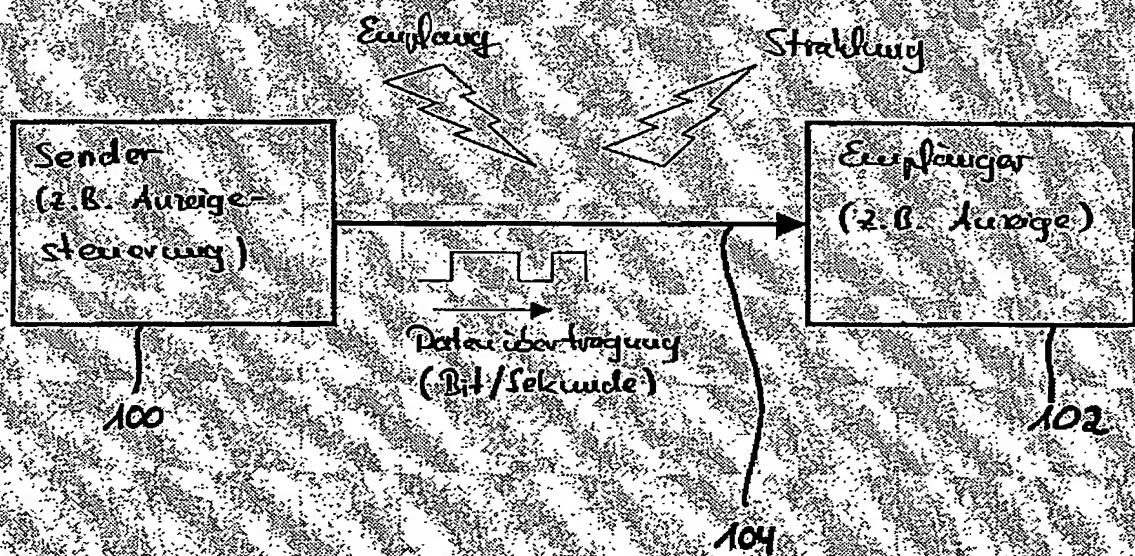


Fig. 1

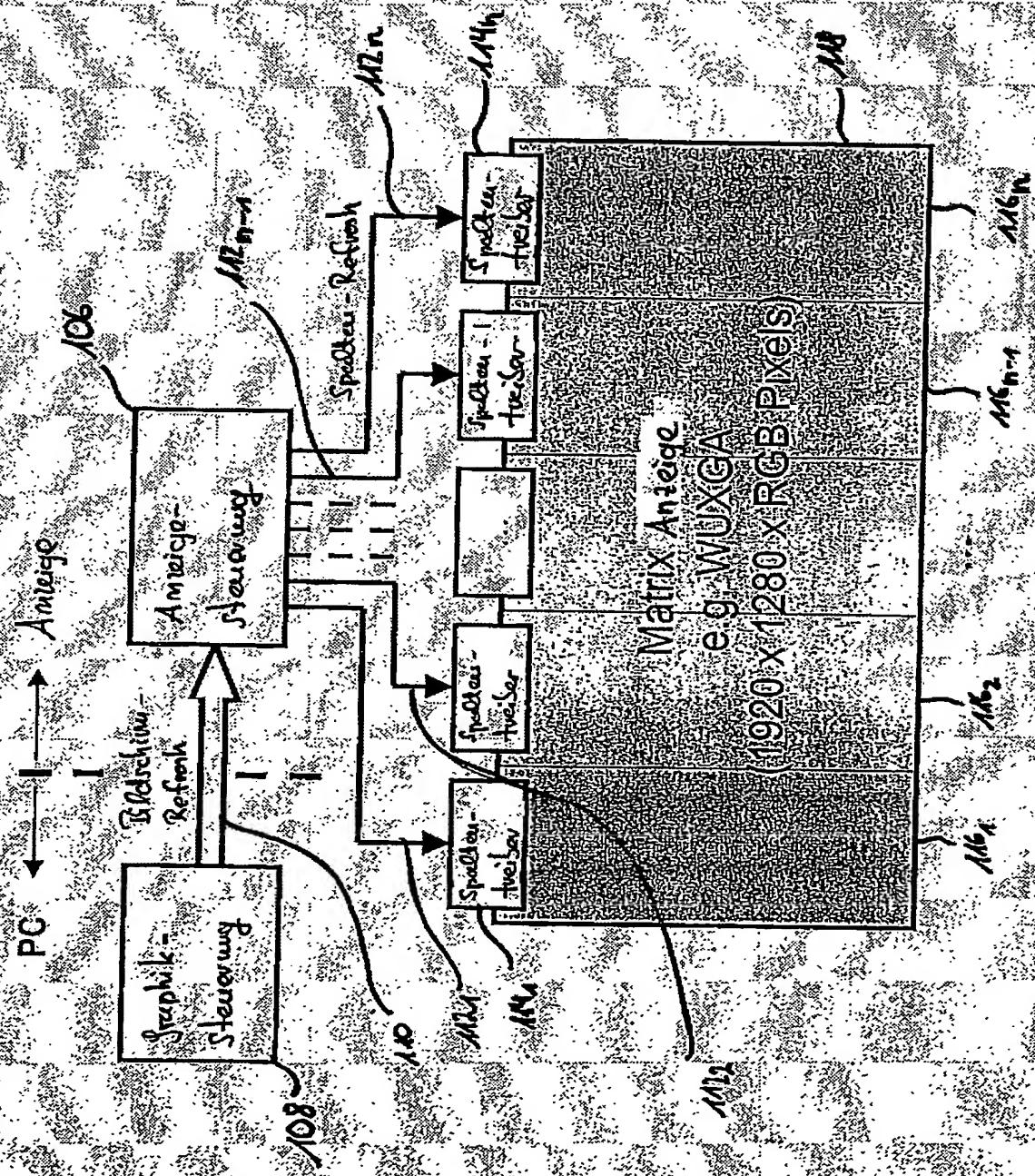
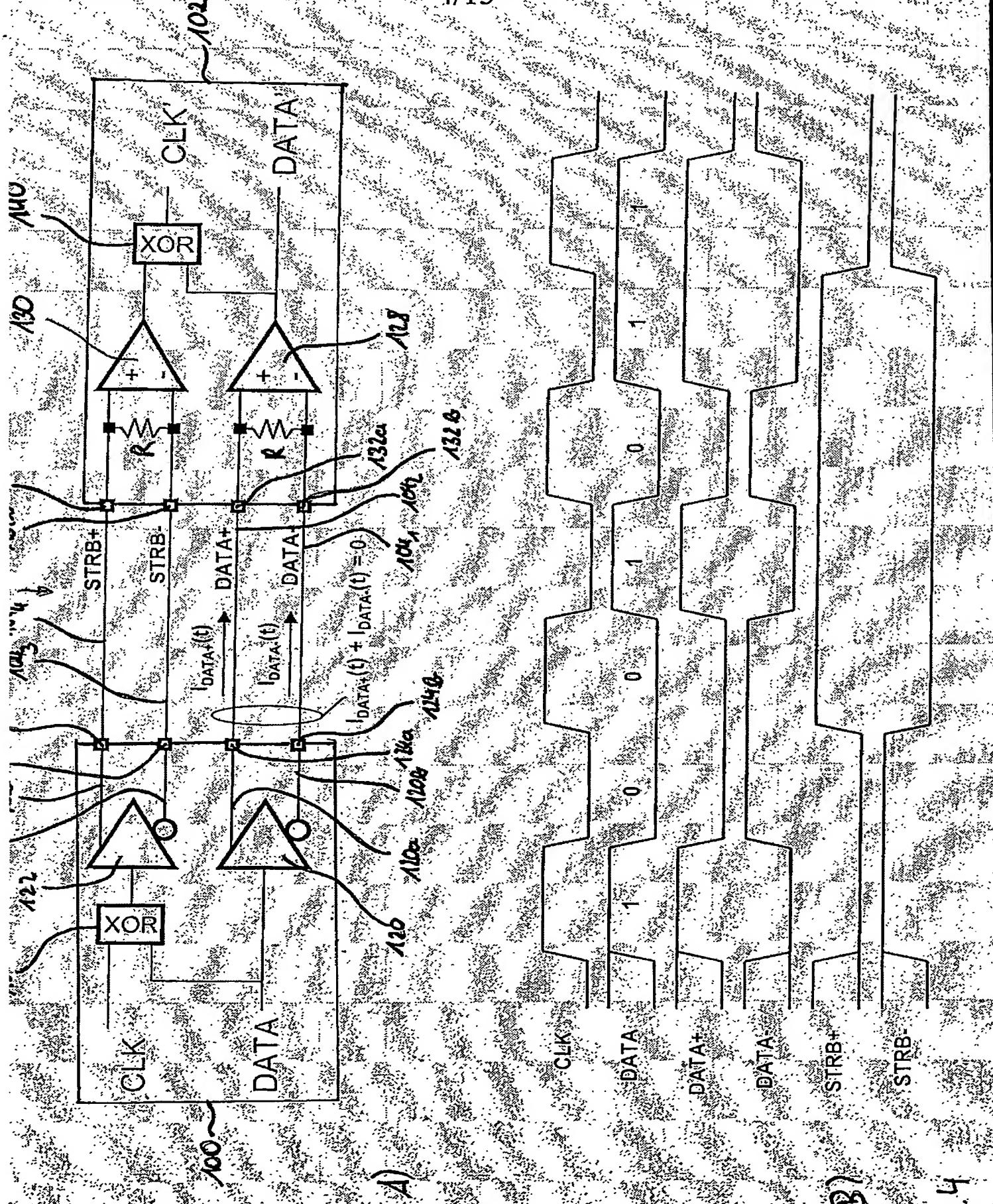


Fig. 2

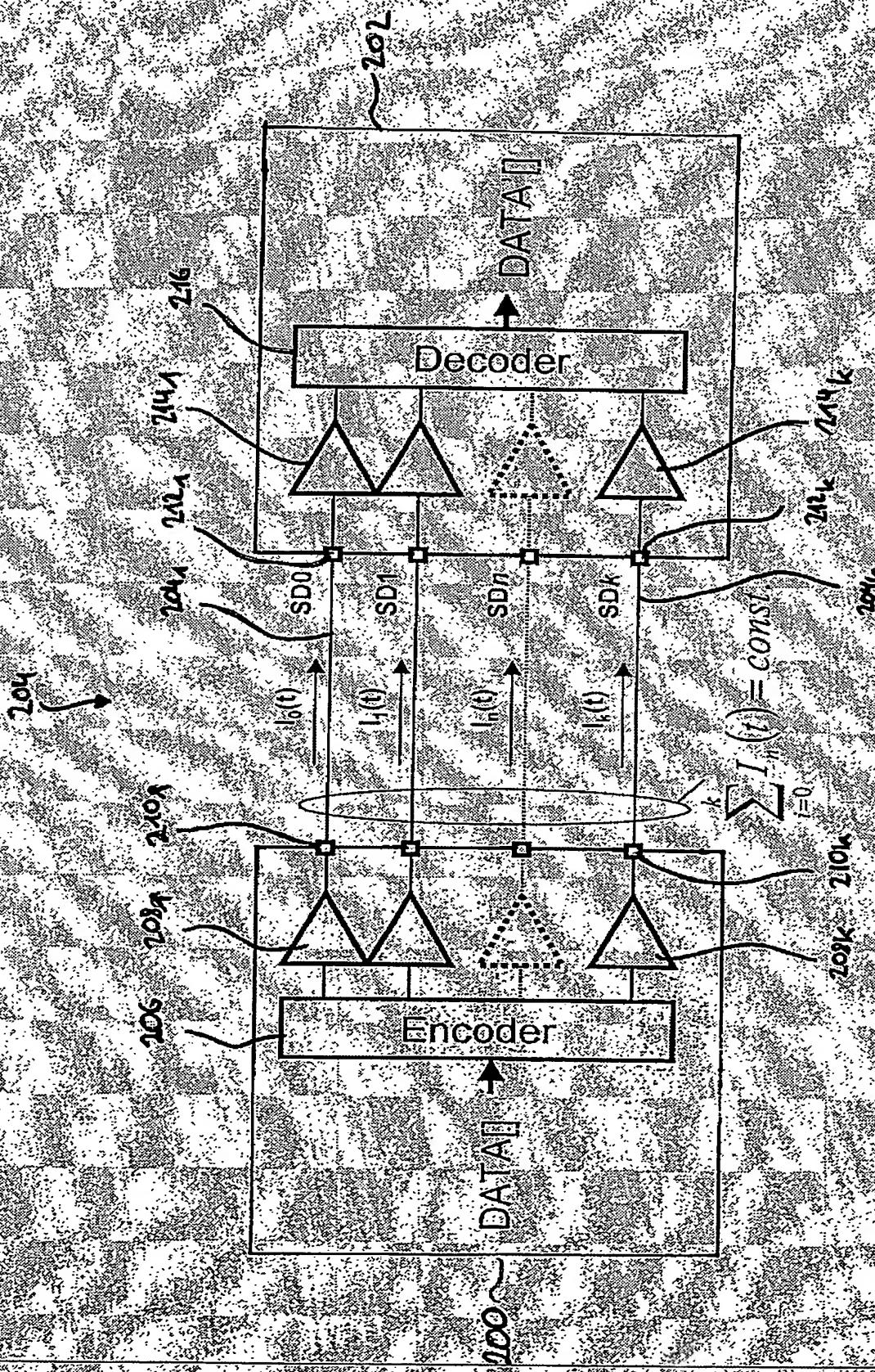




四

४५

四
七



Draht	Gesamt	Codes					
		0-Hot	1-Hot	2-Hot	3-Hot	4-Hot	5-Hot
3	8	1	3	3	1	-	-
4	16	1	4	6	4	1	-
5	32	1	5	10	10	5	1
6

Fig. 6

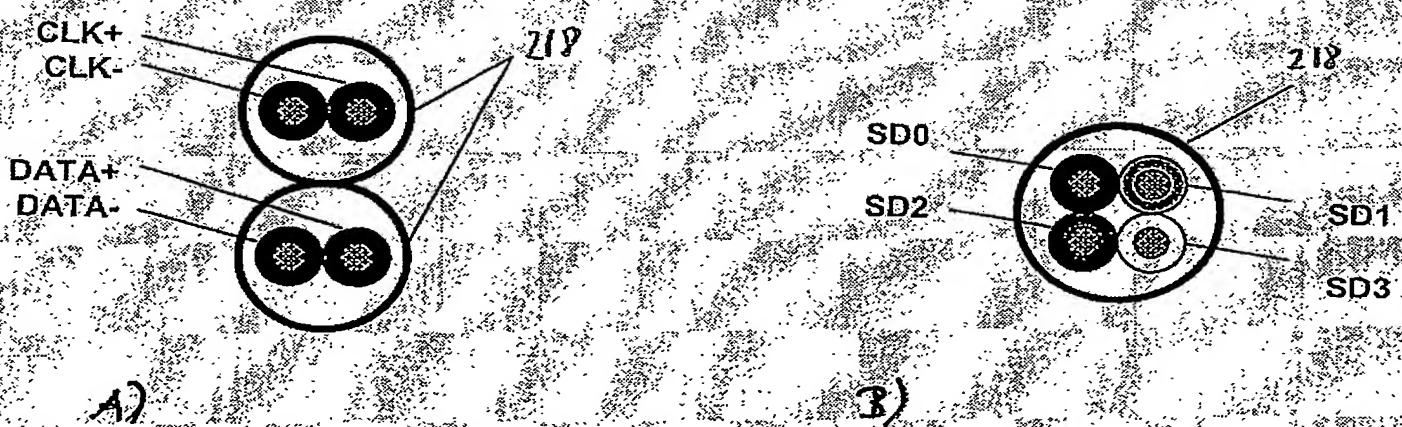


Fig. 7



$$CODE(t+1) = (CODE(t) + DATA(t+1)) \bmod i$$

$$DATA \in [0, i-2]_{N_0}$$

Fig. 8

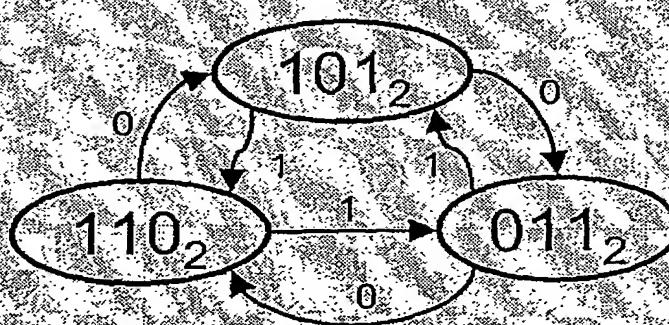


Fig. 9

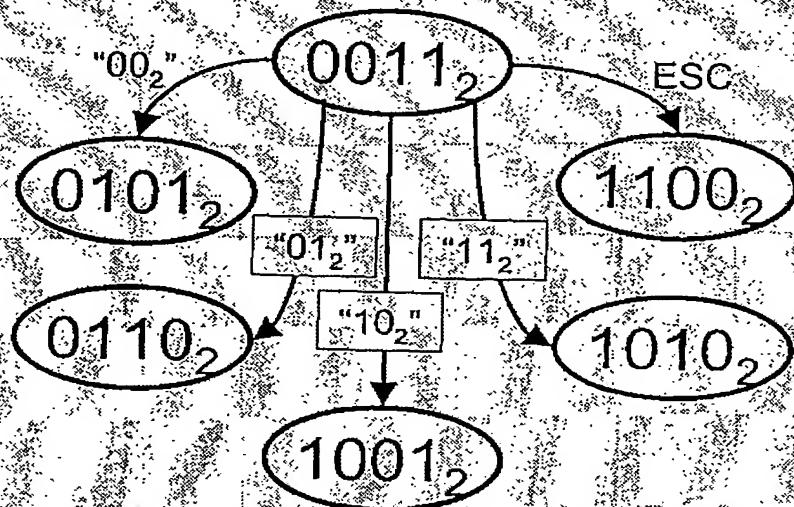
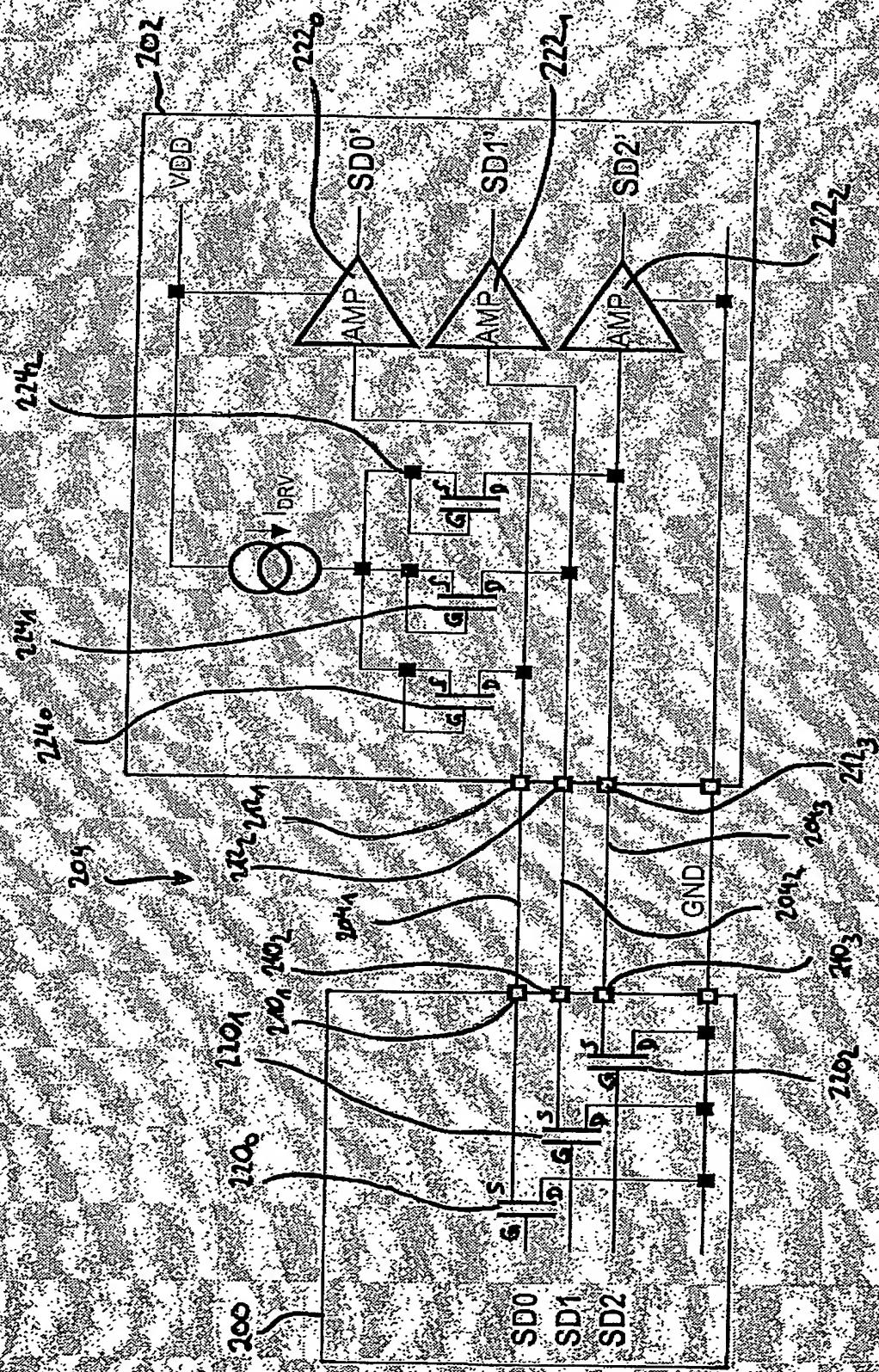
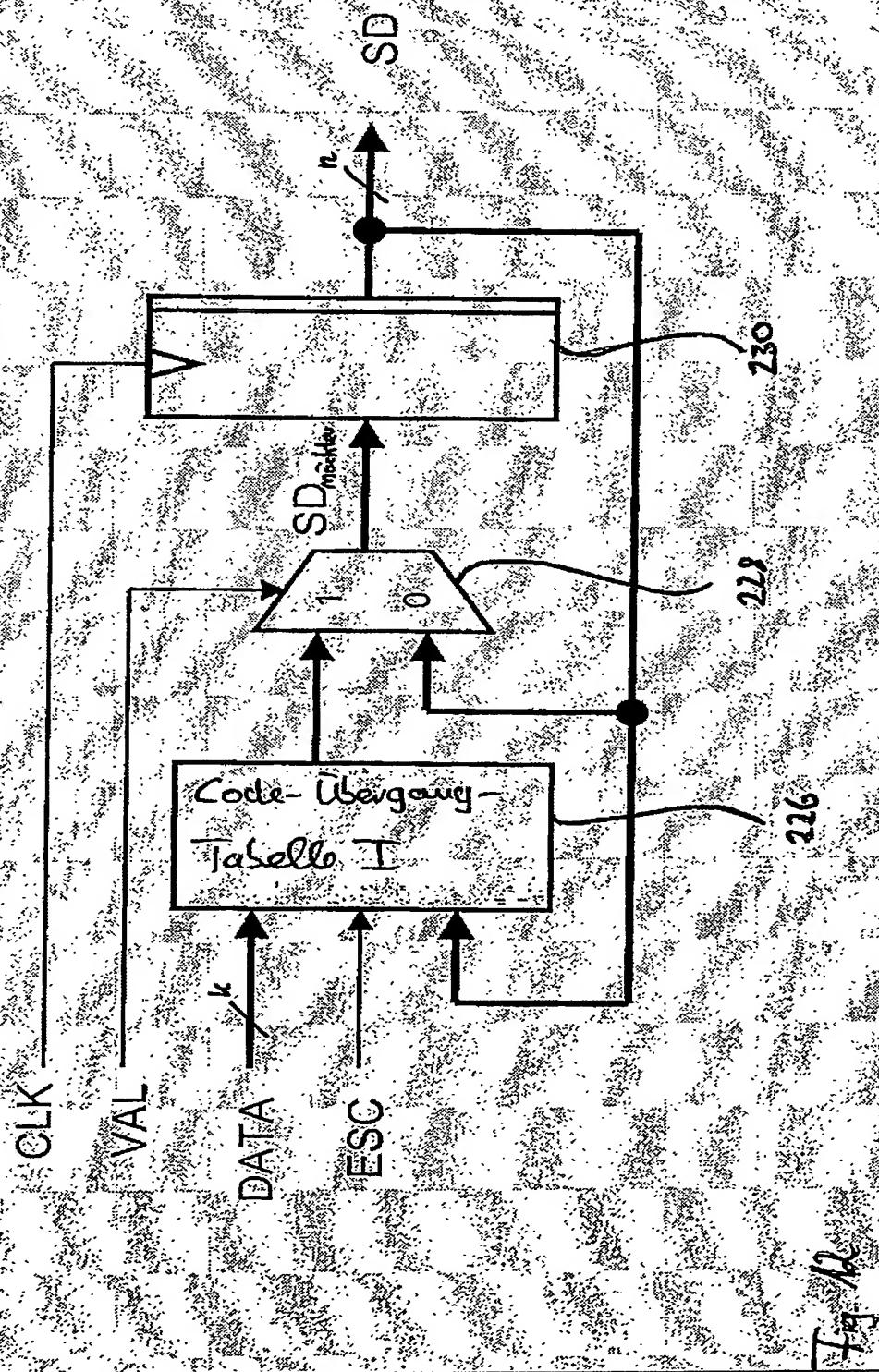


Fig. 10

9/15



四
五



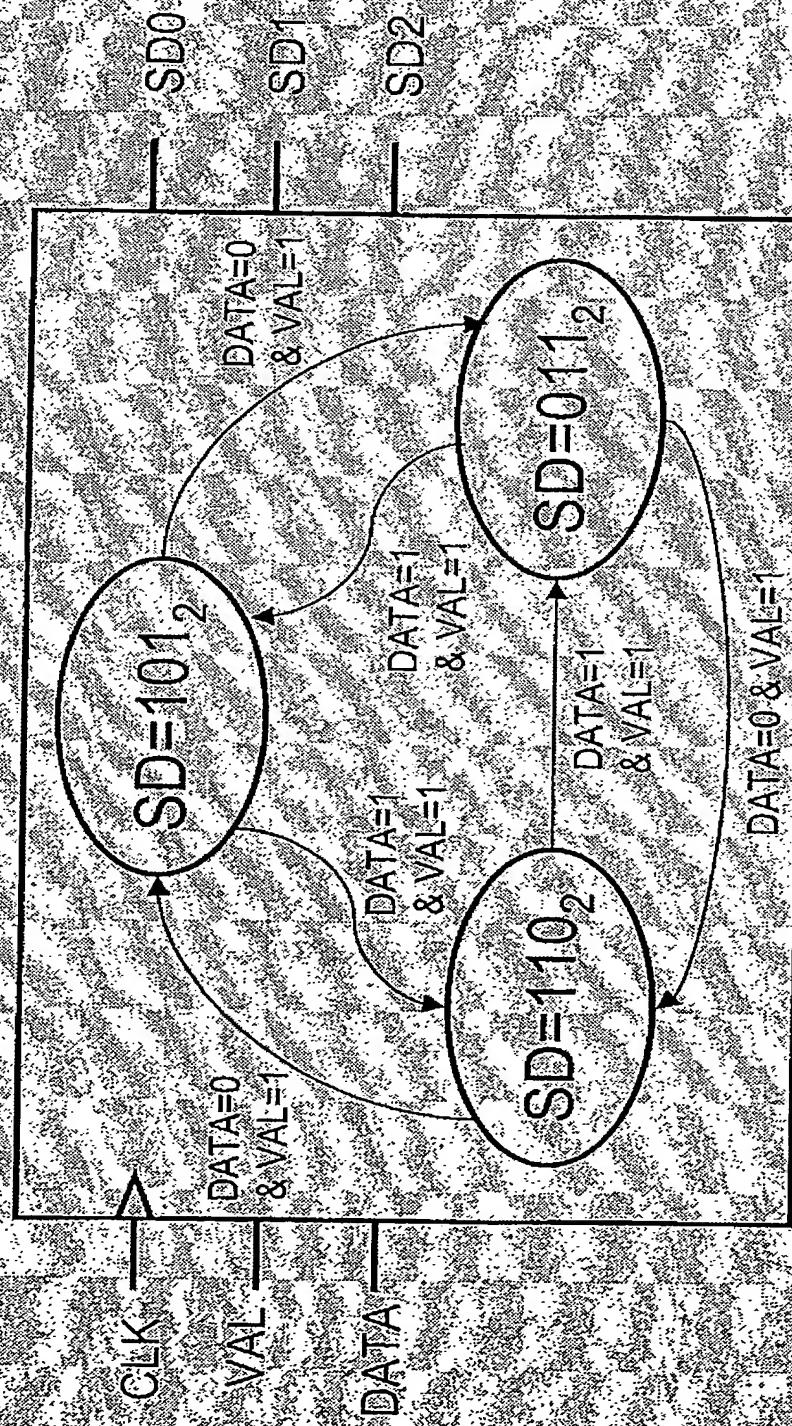
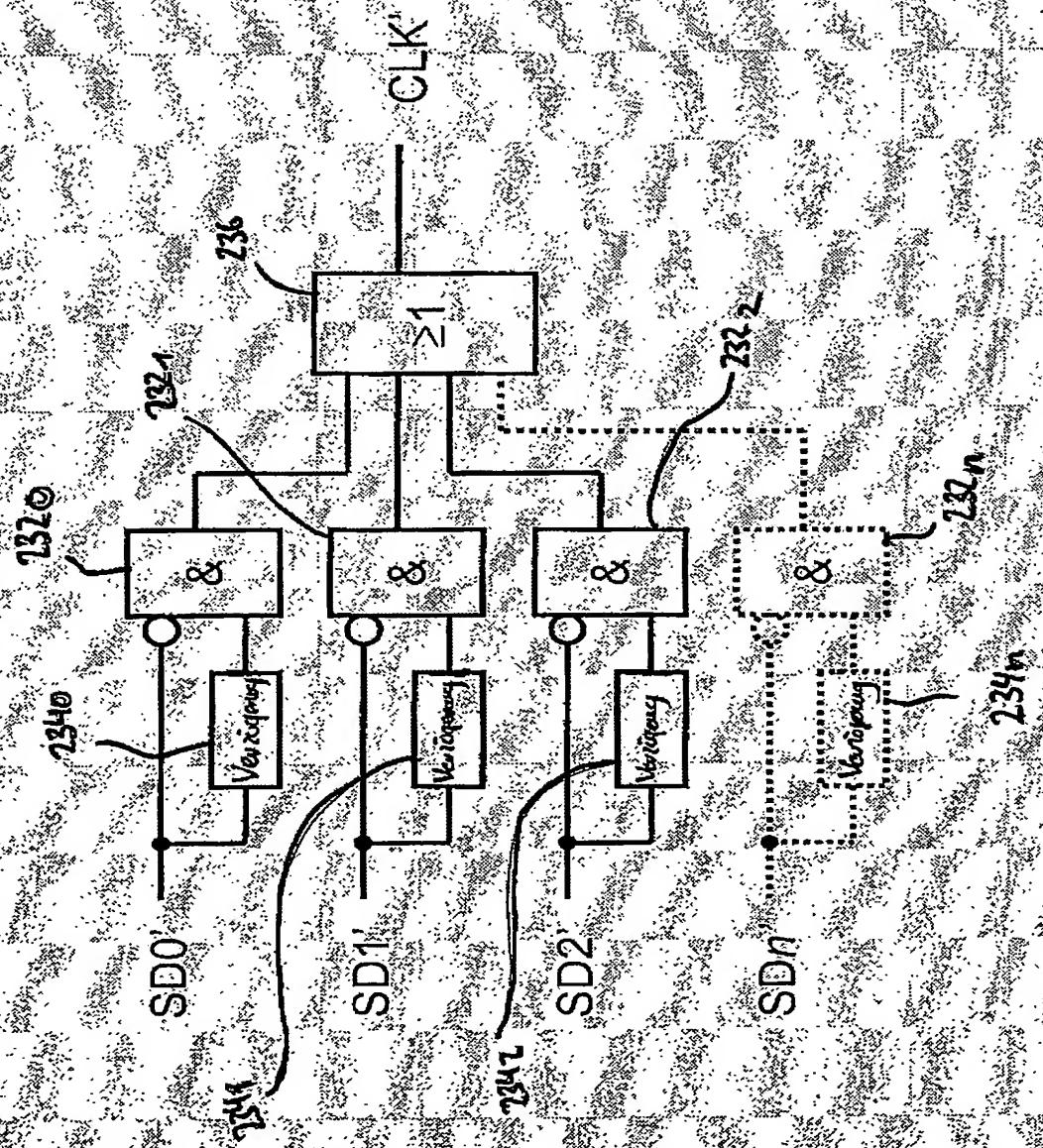


Fig 13



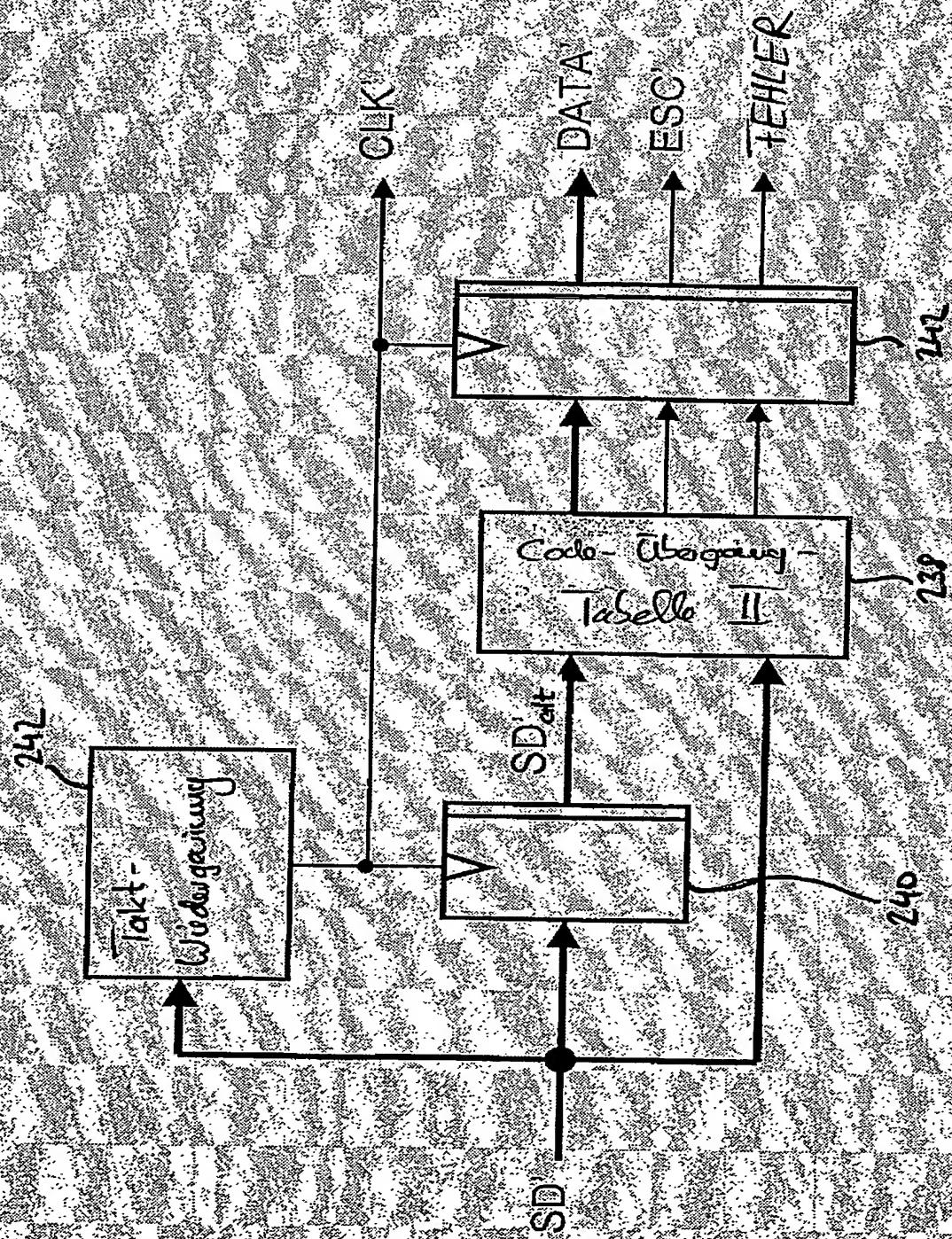
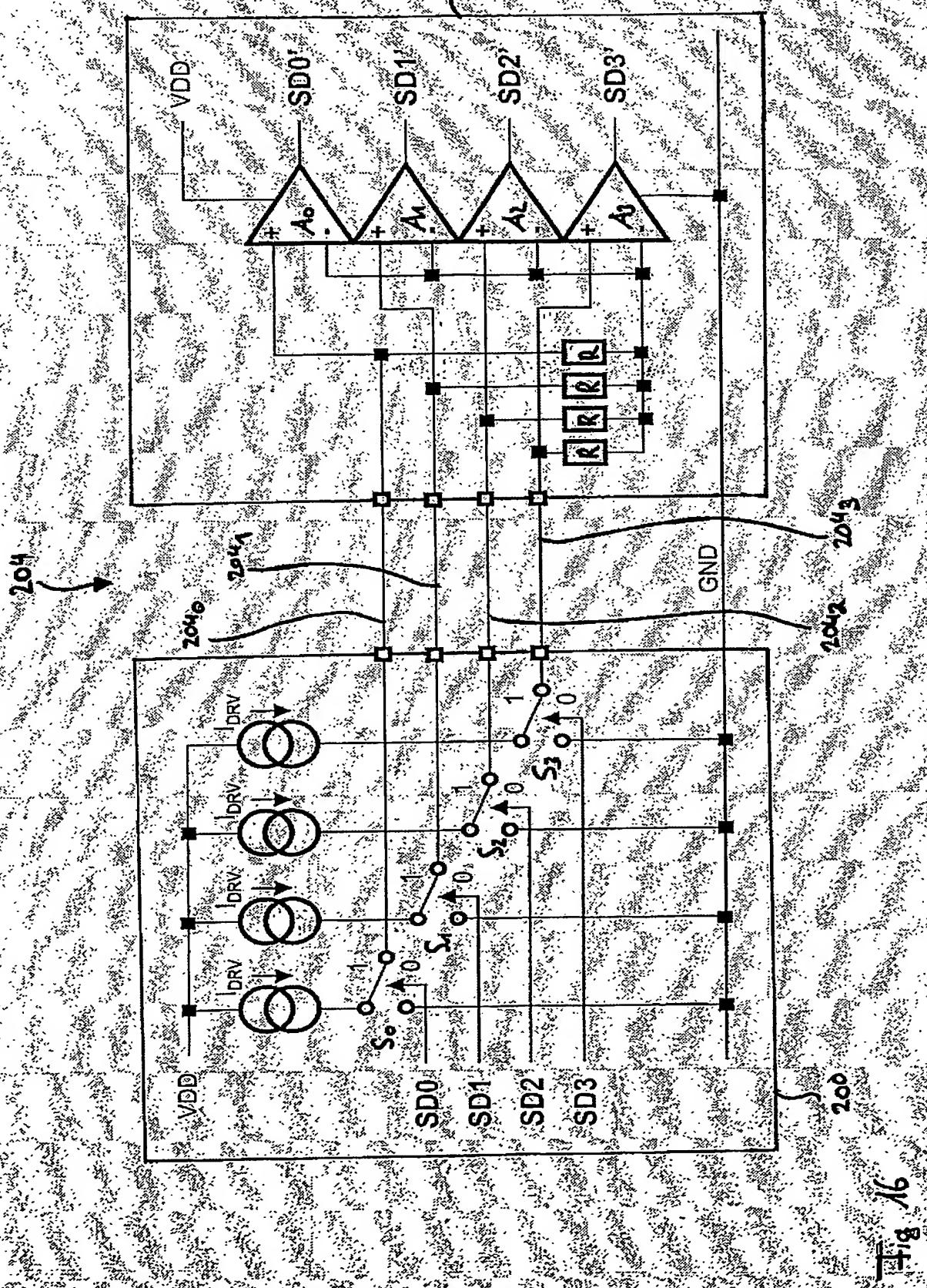
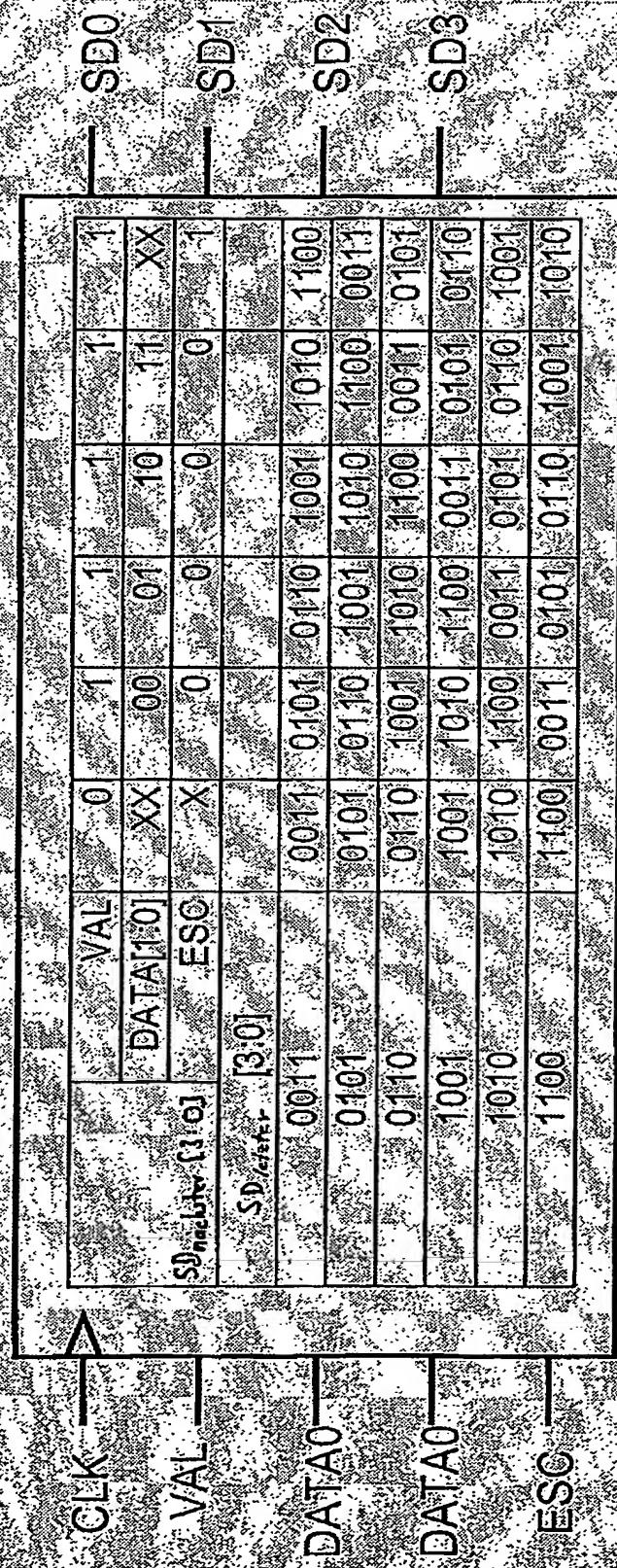


Fig. 15



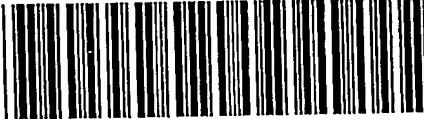
PHDE030361 EPP

15/15



十一

PCT/IB2004/052162



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.